

SANYO

三洋半導体ニュース

No. 3925

5141

LC3517RM-12/15

非同期型シリコンゲートCMOS LSI
 コントロール端子: \overline{OE} , \overline{CE}
 16K (2048ワード×8ビット)SRAM

概要

LC3517RMは2048ワード×8ビット構成の非同期型シリコンゲートCMOSスタティックRAMである。

LC3517RMはコントロール信号入力に、高速メモリアクセス用の \overline{OE} と、バッテリーバックアップ時に有効な低スタンバイ電流モード用の \overline{CE} の2つがある。

また、完全CMOS回路で構成されているため、データ保持状態 および 静止状態での消費電流が小さく、低消費電力を必要とするメモリシステム用、およびバッテリー駆動ポータブルシステム用などに最適となっている。

特長

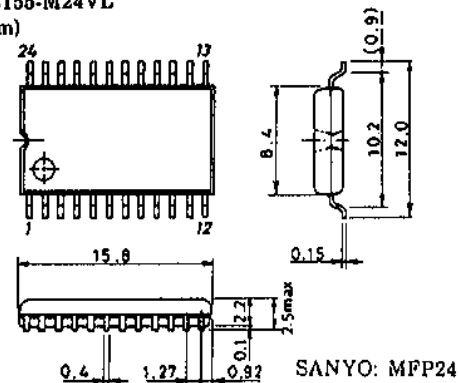
- アドレスアクセスタイム (tAA)
 - 120ns (max) : LC3517RM-12
 - 150ns (max) : LC3517RM-15
- 低消費電流
 - スタンバイ時
 - 30 μ A (max) (Ta=85 $^{\circ}$ C)
 - 動作時
 - 9 mA (max) (f=1MHz時)
- 5V単一電源 : 5V \pm 10%
- データ保持電源電圧: 2.0~5.5V
- クロック不要 (完全スタティック回路)
- 全入出力, TTL直接接続可能
- 入出力共通ピン, 出力3ステート
- MFP24ピンプラスチックパッケージ

この資料の情報(電路図および回路定数を含む)は一例を示すもので、標準セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると信じておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。

本書記載製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。

Information (including circuit diagrams and circuit parameters) herein is for example only; it is not guaranteed for volume production. SANYO believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringements of intellectual property rights or other rights of third parties.

外形図 3155-M24VL
(unit: mm)



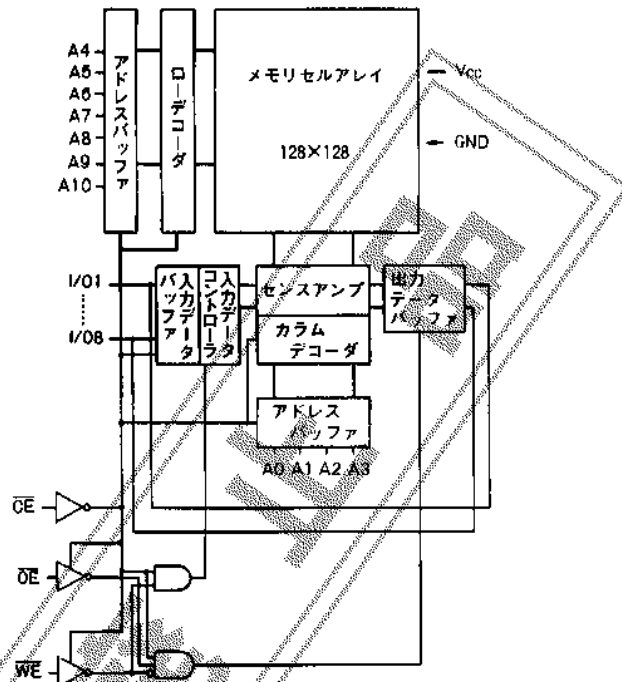
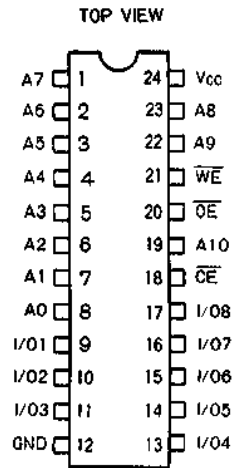
※これらの仕様は、改良などのため変更することがあります。

〒370-05 群馬県大泉町坂田180

三洋電機株式会社 半導体事業本部

■ピン配置

■ブロック図



- A0~A10 アドレス入力
- \overline{WE} リードライト制御入力
- \overline{OE} アウトプットイネーブル入力
- \overline{CE} チップイネーブル入力
- I/O1~I/O8 データ入出力
- Vcc/GND 電源端子

■機能表

モード	\overline{CE}	\overline{OE}	\overline{WE}	I/O	電源電流
リードサイクル	L	L	H	データ出力	100 μ A
ライトサイクル	X	X	L	データ入力	100 μ A
出力ディスエーブル	L	H	X	高インピーダンス	100 μ A
非選択	H	X	X	高インピーダンス	100 μ A

X: H or L

■絶対最大定格

項目	記号	条件	定格値	Unit
最大電源電圧	Vcc max		+7.0	V
入力端子電圧	V _{ih}		-0.3~Vcc+0.3	V
I/O端子電圧	V _{io}		-0.3~Vcc+0.3	V
動作周囲温度	T _{opg}		-30~+85	°C
保存周囲温度	T _{stg}		-55~+125	°C

■DC許容動作範囲 / Ta = -30~+85°C

項目	記号	min	typ	max	Unit
電源電圧	Vcc	4.5	5.0	5.5	V
入力「H」レベル電圧	V _{ih}	2.2		Vcc+0.3	V
入力「L」レベル電圧	V _{il}	-0.3		0.8	V

LC3517RM

■ DC電気的特性 / Ta = -30 ~ +85°C, Vcc = 5 V ± 10%

項目	記号	条件	min	typ*	max	unit
入力リーク電流	I _{L1}	V _{IN} = 0 ~ V _{CC}	-1.0		1.0	μA
I/Oリーク電流	I _{LO}	V _{CE} or V _{OE} = V _{IH} , V _{I/O} = 0 ~ V _{CC}	-5.0		5.0	μA
電源電流(直流)	I _{CCA1}	V _{CE} = 0 V, V _{IN} = V _{CC} /GND, I _{I/O} = 0 mA		2	5	mA
	I _{CCA2}	V _{CE} = V _{IL} , V _{IN} = V _{IH} /V _{IL} , I _{I/O} = 0 mA		5	15	mA
平均動作電流	I _{CCA3}	最小サイクル, Duty=100%, I _{I/O} = 0 mA			60	mA
	I _{CCA4}	サイクルタイム = 1 μs, V _{IH} = V _{CC} , V _{IL} = 0 V V _{CE} = V _{IL} , I _{I/O} = 0 mA		4	9	mA
スタンバイ電源電流	I _{CCS1}	V _{CE} = V _{CC} - 0.2 V, V _{IN} = 0 ~ V _{CC}			30	μA
	I _{CCS2}	V _{CE} = V _{IH} , V _{IN} = 0 ~ V _{CC}		1.0	3.0	mA
出力「H」レベル電圧	V _{OH}	I _{OH} = -1.0 mA	2.4			V
出力「L」レベル電圧	V _{OL}	I _{OL} = 2.0 mA			0.4	V

*V_{CC} = 5.0 V, Ta = +25°Cにおける参考値

■ 入出力容量 / Ta = +25°C, f = 1 MHz

項目	記号	条件	min	typ	max	unit
入出力容量	C _{I/O}	V _{I/O} = 0 V			10	pF
入力容量	C _{IN}	V _{IN} = 0 V			5	pF

■ AC電気的特性 / Ta = -30 ~ +85°C, Vcc = 5 V ± 10%

ACテスト条件 入力パルス電圧レベル: 0.6 V, 2.4 V
 入力立上り, 立下り時間: 5 ns
 入力・出力タイミングレベル: 入力「H」レベル V_{IH} = 2.2 V, 出力「H」レベル V_{OH} = 2.2 V
 入力「L」レベル V_{IL} = 0.8 V, 出力「L」レベル V_{OL} = 0.8 V
 出力負荷: 1 TTLゲート + C_L = 100 pF
 (治具容量を含む)

リードサイクル

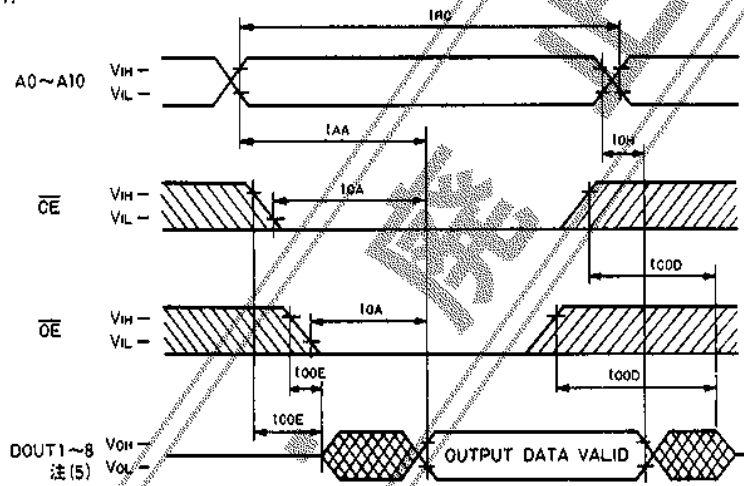
項目	記号	LC3517RM-12		LC3517RM-15		unit
		min	max	min	max	
リードサイクル時間	t _{RC}	120		150		ns
アドレスアクセス時間	t _{AA}		120		150	
OEアクセス時間	t _{OA}		70		80	
CEアクセス時間	t _{CA}		120		150	
出力ホールド時間	t _{OH}	20		20		
OE→出力イネーブル時間	t _{OOE}	5		5		
CE→出力イネーブル時間	t _{COE}	10		10		
OE→出力ディスエーブル時間	t _{OOD}		40		50	
CE→出力ディスエーブル時間	t _{COD}		40		50	

ライトサイクル

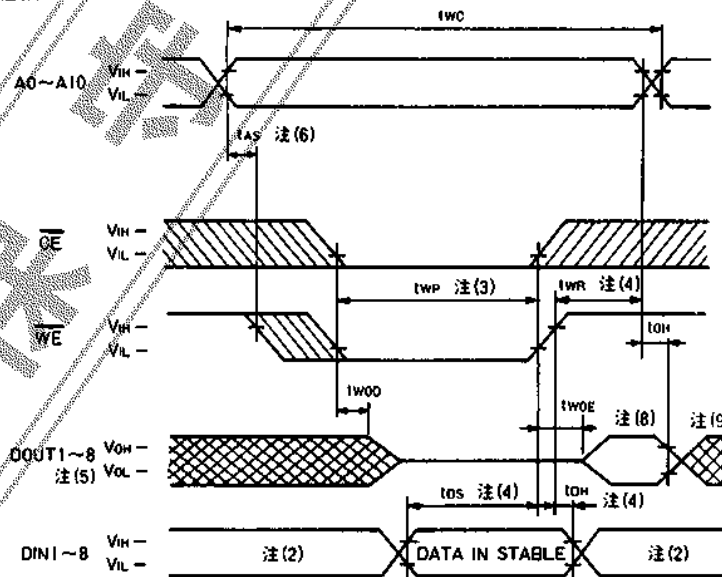
項目	記号	LC3517RM-12		LC3517RM-15		unit
		min	max	min	max	
ライトサイクル時間	tWC	120		150		ns
アドレスセットアップ時間	tAS	0		0		
ライトパルス幅	tWP	100		120		
ライトリカバリ時間	tWR	0		0		
データセットアップ時間	tDS	60		70		
データホールド時間	tDH	0		0		
WE-出力イネーブル時間	tWOE	5		5		
WE-出力ディスエーブル時間	tWOD		40		50	

タイミング図

〔リードサイクル〕 注(1)

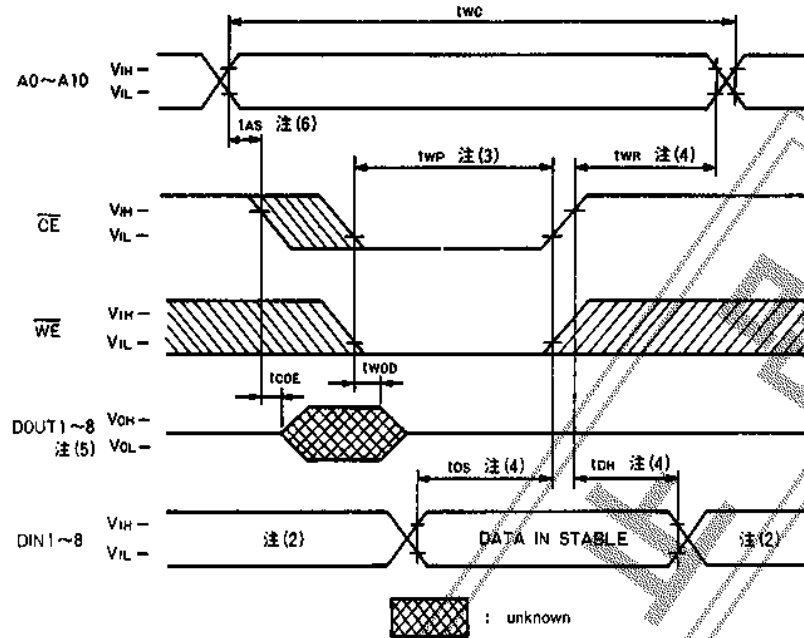


〔ライトサイクル1〕 注(7)



: unknown

〔ライトサイクル2〕注(7)



- 注：(1)リードサイクル中、 \overline{WE} は高レベルにしておく。
 (2)DOUTが出力状態にあるとき外部から逆位相の信号を印加してはならない。
 (3)tWPは \overline{CE} 、 \overline{WE} 共に低レベルにある時間と規定される。
 (4)tWR、tOS、tDHは \overline{CE} 、 \overline{WE} のうち最初に高レベルになる信号に対して定義される。
 (5) \overline{OE} が高レベル、 \overline{CE} が高レベル、 \overline{WE} が低レベルのいずれの状態でもDOUTは、高インピーダンス状態になる。
 (6)tASは \overline{CE} 、 \overline{WE} 共に低レベルになる時点に対して定義される。
 (7)ライトサイクル中、 $\overline{OE}=V_{IH}$ or V_{IL} 。 $\overline{OE}=V_{IH}$ の時はDOUTは、高インピーダンス状態になる。
 (8)DOUTはこのライトサイクルの書き込みデータと同位相。
 (9)DOUTは次のアドレスの読出しデータ。

■ データ保持特性 / $T_a = -30 \sim +85^\circ\text{C}$

項目	記号	条件	min	typ	max	unit
データ保持電源電圧	V_{DR}	$V_{CE}=V_{CC}$, $V_{IN}=0 \sim V_{CC}$	2.0		5.5	V
データ保持電源電流	I_{CCDR}	$V_{CE}=V_{CC}$, $V_{CC}=3.0\text{V}$, $V_{IN}=0 \sim V_{CC}$			20	μA
\overline{CE} セットアップ時間	tCDR		0			μs
\overline{CE} ホールド時間	tR		tRC 注(1)			μs

注 (1)tRC=リードサイクル時間

