

CXA3746ER 高受信感度と耐妨害性能に優れたシリコンチューナIC



近年、有機ELテレビや超薄型LCDテレビの登場により、テレビの中で最も大きな機能部品の一つであるチューナモジュールの小型薄型化が求められています。また、録画機能の内蔵やマルチ画面表示などの多機能化もあり、チューナを複数搭載するケースが増え、チューナモジュールの小型化がますます求められるようになってきました。このような要望に応えるべく、ソニーでは、アナログ放送で重視される画面ノイズと地上デジタル放送で重視される妨害性能を両立するシリコンチューナ“CXA3746ER”を開発しました。

■ 高感度と高妨害特性を両立

■ Low IF出力によるSAWフィルタレスを実現

■ 低位相雑音性能 $-110\text{dBc}/\text{Hz}$ (100kHz オフセット)

■ 低スプリアス

Low IFアーキテクチャを採用

従来のCan Tunerは、IF (中間周波数) として58MHzを選択しており、チャネルフィルタはSAW (表面弾性波) フィルタが採用されていました。SAWフィルタは物理定数で通過帯域特性が決まるため、一定の大きさ以上には小さくならないという欠点がありました。CXA3746ERでは、IFに4MHzを選択することにより、SAWフィルタと同等の急峻な選択度特性を持つフィルタを内蔵し、SAWフィルタを不要にしました。また、出力回路に新規回路を採用し、低歪み・高出力ダイナミックレンジを実現しています。

高感度と高妨害特性

RFトラッキングフィルタを内蔵し、妨害信号を極力排除するようにQの高いRFフィルタを実現しました。RFフィルタとのインピ

ーダンスマッチングおよび入力抵抗が小さくなるようにシミュレーションを繰り返し、FET素子の最適化を図って低雑音指数を達成しました (NF=4~6dB)。このことにより高感度を実現しています。

RFレベル検波回路とRFAGC

高妨害性能を実現するもう一つの手段として、アンテナから入力される放送信号波のレベルを検出し、信号レベルが高いときには自動的に利得を下げてミキサへの入力レベルを最適に調整することで、歪みが発生しないようにするセルフAGCの仕組みを採用しました。

低位相雑音の内蔵VCOおよびPLL

チップ内にインダクタとバラクタによる共振回路を内蔵しながら、位相雑音性能に優れたVCOを構成しました。また、PLLはFractional-N PLLモードとInteger PLLモードというデュアルモードPLLを採用することにより、アナログ放送で要求されるキャリア遠方 (100kHz オフセット以降) の位相雑音と、地上デジタル放送で要求されるキャリア近傍 (10kHz オフセット以下) の位相雑音を両立させることができました。

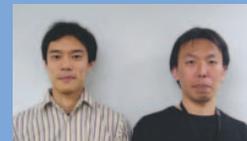
低スプリアス

高周波であり、90MHzから770MHzの広帯域の信号を扱うチューナの場合、スプリアス^{*1}は非常に大きな問題になります。特にアナログ放送の場合は、受信信号帯域内にスプリアスがあると、画面ノイズとして見えてしまいます。

CXA3746ERでは、アナログ放送でも使用できることを目標とし、スプリアスを抑制する回路構成とチップレイアウトにしています。その結果、入力換算で-130dBm以下を達成しました。

^{*1} スプリアス：信号同士の干渉や局部発振器の高調波など、受信に悪影響を与える周波数成分

V O I C E



設計者
吉田 成宏
(写真左)

CXA3746ERは大画面テレビ用途に耐える世界初のシリコンチューナICであると自負しています。開発にあたっては回路設計メンバーはもとより、プロセス技術・測定技術など、ソニーの持つアナログIC技術の総力を挙げて取り組んできました。大きな可能性を秘めた高性能シリコンチューナをぜひ一度ご検討ください。

写真-1 小型モジュールへの実装例

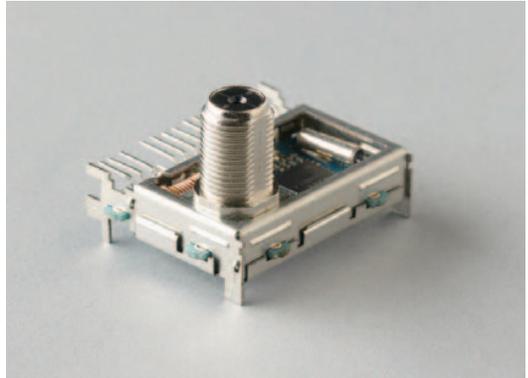


図-1 位相雑音

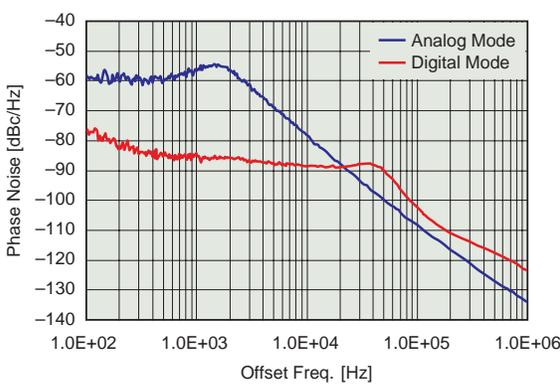


図-2 入力感度

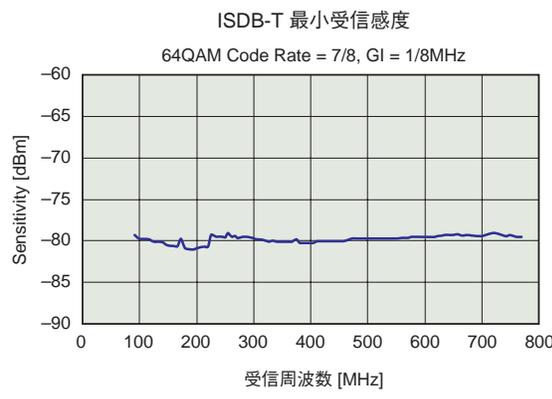


図-3 雑音指数

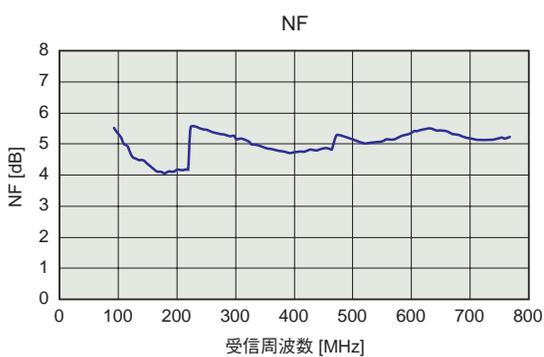


図-4 妨害性能

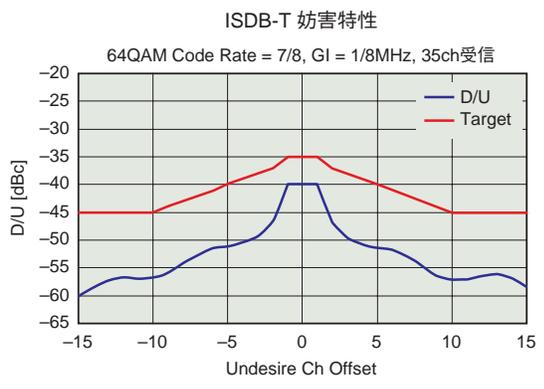


図-5 ブロック図

