



LC5500 シリーズ
アプリケーションノート (Rev.0.3)

本アプリケーションノートに記載された内容は暫定のため、予告なく変更する場合があります。

サンケン電気株式会社
SANKEN ELECTRIC CO., LTD.
<http://www.sanken-ele.co.jp>

目次

1. 概要 ----- 3

2. 特長とシリーズラインアップ、製品型名のつけ方 ----- 3

3. ブロック図と各端子機能 ----- 4

4. 外形図 ----- 7

5. 電気的特性 ----- 9

6. 応用回路例 ----- 11

7. 動作説明 ----- 13

 7.1 起動動作 ----- 13

 7.2 ON 幅制御動作 ----- 15

 7.3 ソフトスタート機能 ----- 17

 7.4 電源起動時の動作モード ----- 18

 7.5 ラッチ回路 ----- 23

 7.6 過電圧保護機能 (OVP) ----- 23

 7.7 過負荷保護機能 (OLP) ----- 27

 7.8 過電流保護機能 (OCP) ----- 29

 7.9 過熱保護回路 (TSD) ----- 33

 7.10 最大 ON 時間制限機能 ----- 33

8. 設計上の注意点 ----- 34

注 意

- 本書に記載されている内容は、改良などにより予告なく変更することがあります。ご使用の際には、最新の情報であることをご確認ください。
- 本書に記載されている動作例および回路例は、使用上の参考として示したもので、これらに起因する当社、もしくは第三者の工業所有権、知的所有権、その他の権利の侵害問題について当社は一切責任を負いません。
- 本書に記載されている製品をご使用の場合は、これらの製品と目的物との組合せについて使用者の責任において検討・判断を行ってください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。部品の故障により結果として、人身事故、火災事故、社会的な損害などを発生させないよう、使用者の責任において、装置やシステム上で十分な安全設計および確認を行ってください。
- 本書に記載されている製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)に使用されることを意図しております。
 高い信頼性が要求される装置(輸送機器とその制御装置、交通信号制御装置、防災・防犯装置、各種安全装置など)への使用をご検討の際には、必ず当社販売窓口へご相談をお願いします。
 極めて高い信頼性が要求される装置(航空宇宙機器、原子力制御、生命維持のための医療機器など)には、当社の文書による合意がない限り使用しないでください。
- 本書に記載された製品は耐放射線設計をしておりません。
- 本書に記載された内容を文書による当社の承諾なしに転記複製を禁じます。

1. 概要

LC5500 シリーズは、パワーMOSFETと制御 IC を 1 パッケージに内蔵した、入力電解コンデンサレス用途の擬似共振型スイッチング電源用パワーIC です。

制御は、平均電流制御により高効率、かつ擬似共振動作により、高効率・低ノイズが実現できます。

パッケージは出力電力により、DIP8 と TO-220F-7L パッケージ(弊社呼称 FMY207)を使用し、充実した保護機能により構成部品の少ない、コストパフォーマンスの高い電源システムが容易に構成できます。

2. 特長とシリーズラインアップ、製品型名のつけ方

特長と利点

- DIP8 パッケージ(LC551XD/LC552XD)、TO-220F-7L パッケージ(LC552XF)
- 起動回路内蔵 (外付け起動用部品が不要により部品削減。セラミックコンデンサでバックアップ可能。)
- ソフトスタート機能内蔵 (電源起動時のパワーMOSFET、出力ダイオードのストレス低減)
- リーディング・エッジ・ブランキング時間内蔵 (外部フィルタ部品が不要により部品削減)
- 最大 ON 時間制限回路内蔵
- ON 幅制御回路内蔵
- 保護機能

ー過電流保護 (OCP) -----パルス・バイ・パルス

ー過電圧保護 (OVP) -----間欠発振動作

OVP 機能は、絶縁、非絶縁とで機能あり端子が違うため下記一覧表を参照

○印の端子は、過電圧保護機能ありを示す。

シリーズ \ 端子	V _{CC}	ISENSE	OVP	OCP
LC551XD	○	○	—	○
LC552XD	○	—	○	○
LC552XF	○	—	○	○

ー過負荷保護 (OLP) -----間欠発振動作

ー過熱保護 (TSD) -----ラッチオフ *

*ラッチオフ・・・ラッチオフは、発振停止を継続して保護を行う動作

- 2 チップ構造による、アバランシェ・エネルギー耐量保証 (サージ吸収回路の簡素化が可能)

シリーズラインアップ

製品名	MOSFET V _{DS} (MIN)	R _{DS(ON)} (Max)	用途	パッケージ	Pout ^{※1} AC230V / Universal	サンプル
LC5511D	650V	3.95Ω	非絶縁用	DIP8	13W / 10W	OK
LC5513D		1.9Ω			20W / 16W	OK
LC5521D		3.95Ω	絶縁用		13W / 10W	OK
LC5523D		1.9Ω			20W / 16W	OK
LC5523F				TO-220F-7L	60W / 40W	OK

※1 上記出力電力は熱定格であり、最大出力電力は、熱定格の 120%~140%程度まで出力可能です。ただし、出力電圧が低い場合やトランス設計時の ON Duty の設定により出力電力の制限を受けることがあります。

製品型名のつけ方

L C 5 5 X X X

1 2 3 4

第 1 項 製品シリーズ名

第 2 項 非絶縁用、絶縁用を表します。1…非絶縁用、2…絶縁用

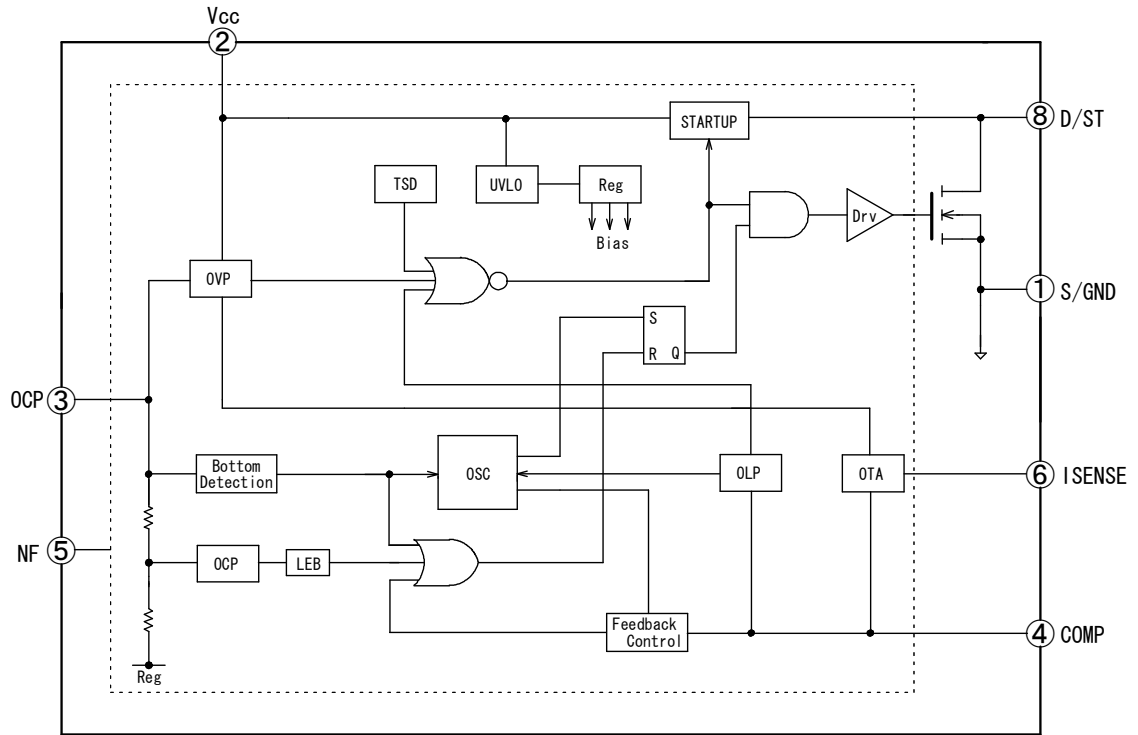
第 3 項 内蔵 MOSFET の ON 抵抗を表します。1…3.95Ω、3…1.9Ω

第 4 項 パッケージを表します。D…DIP8、F…TO-220F-7L(FMY207)

3. ブロック図と各端子機能

3.1 LC551XD (非絶縁用)

ブロック図



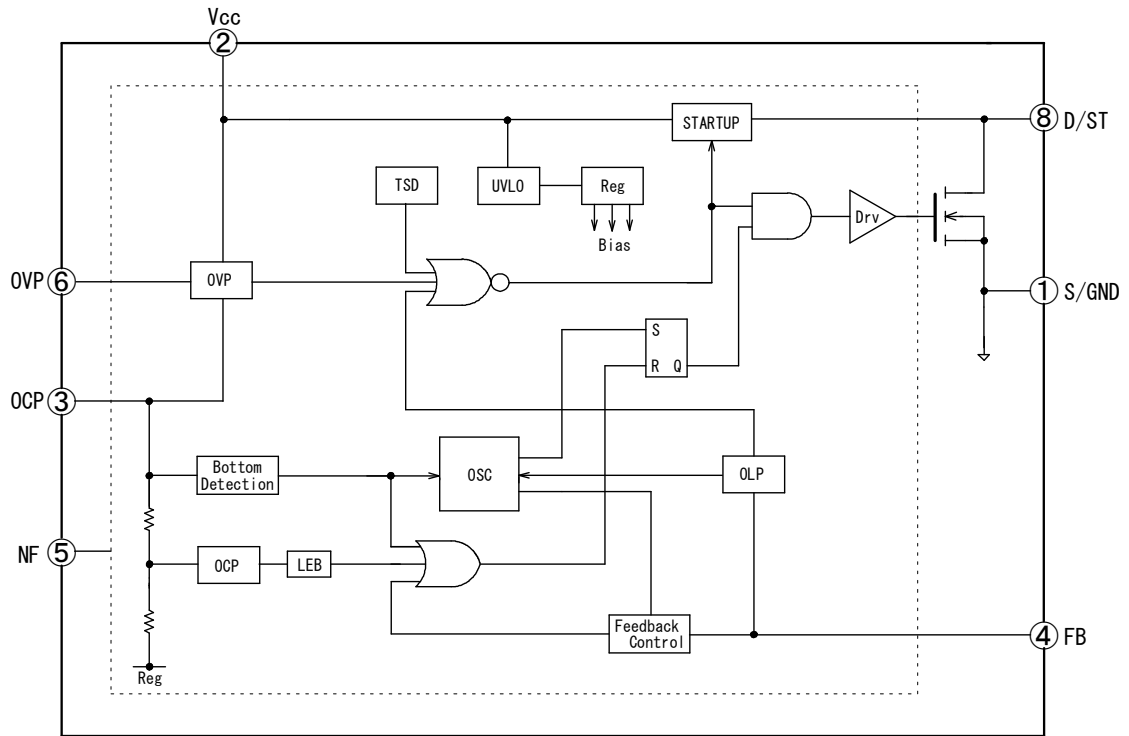
各端子機能

端子番号	記号	機能
1	S/GND	MOSFET ソース / 制御部 GND
2	V _{CC}	制御回路電源入力
3	OCP	過電流保護 / 擬似共振信号入力
4	COMP	フィードバック位相補正
5	NF	機能なし
6	ISENSE	フィードバック電流検出
8	D/ST	MOSFET ドレイン / 起動電流入力

※NF(5番端子)は、動作安定のため安定電位であるGNDパターン(1番端子電位)へ最短距離で接続します。

3.2 LC552XD (絶縁用)

ブロック図



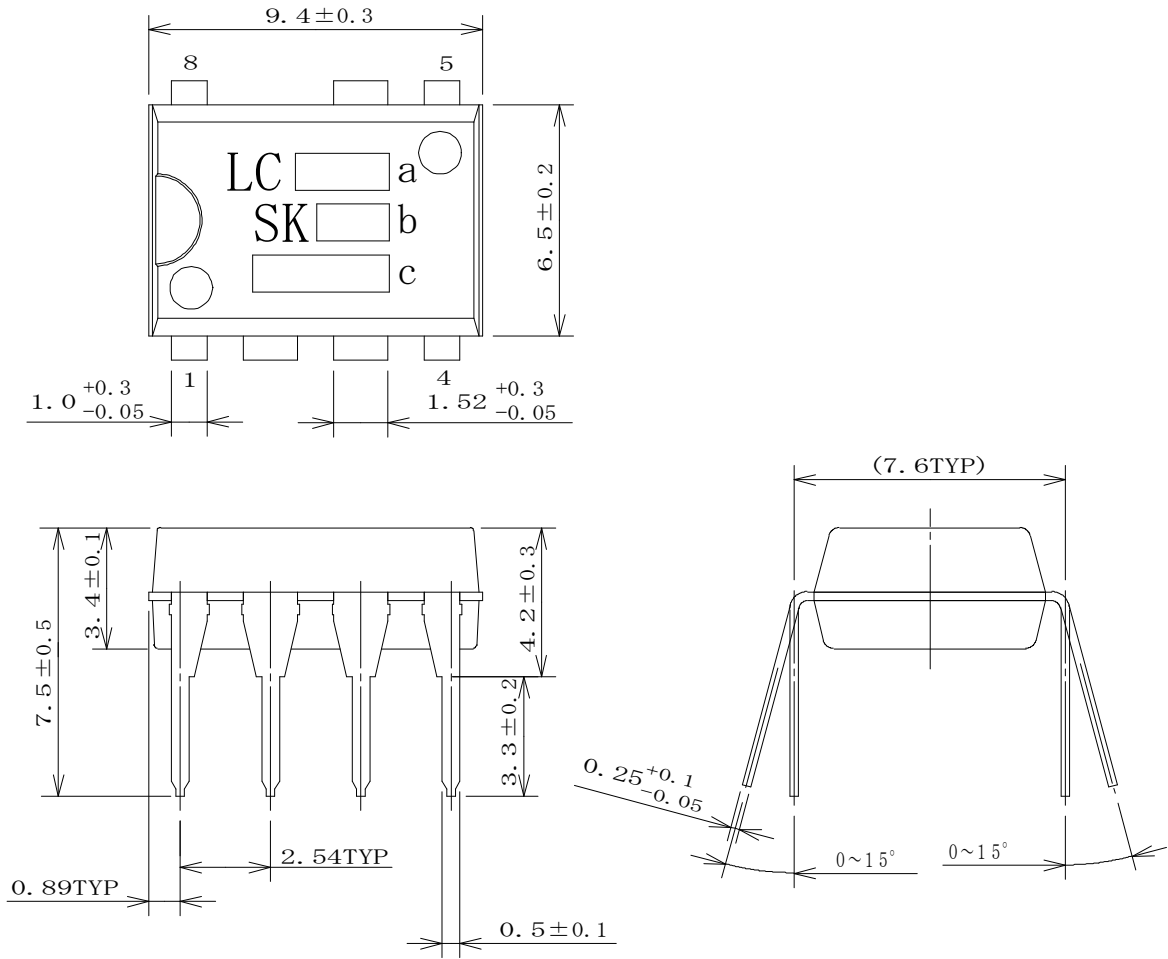
各端子機能

端子番号	記号	機能
1	S/GND	MOSFET ソース / 制御部 GND
2	V _{CC}	制御回路電源入力
3	OCP	過電流保護 / 擬似共振信号入力
4	FB	フィードバック信号入力 / 過負荷保護信号入力
5	NF	機能なし
6	OVP	過電圧保護信号入力
8	D/ST	MOSFET ドレイン / 起動電流入力

※NF(5 番端子)は、動作安定のため安定電位である GND パターン(1 番端子電位)へ最短距離で接続します。

4. 外形図

4.1 DIP8 パッケージ



端子材質: Cu
 端子の処理: 半田メッキ
 製品重量: 約 0.51g

単位: mm

a : 品名標示 55XX
 b : SK+ロット番号 3桁
 第1文字: 西暦年号下一桁

第2文字: 製造月
 1~9月: アラビア数字
 10月: O
 11月: N
 12月: D

第3文字: 製造週
 1~10日: 1
 11~20日: 2
 21~31日: 3

c : 弊社管理番号

5. 電気的特性

LC5500 シリーズの電気的特性を、LC5513D を代表例として示します。

詳細内容は、製品毎の仕様書を参照願います。

5.1 絶対最大定格 特記なき場合の条件 Ta=25°C

項目	端子	記号	規格値	単位	備考
ドレイン電流 ※1	8-1	I _{DPeak}	4.0	A	シングルパルス
アバランシェ・エネルギー耐量 ※1	8-1	E _{AS}	86	mJ	シングルパルス V _{DD} =99V, L=20mH I _{LPeak} =2.7A
制御部電源電圧	2-1	V _{CC}	35	V	
OCP 端子電圧	3-1	V _{OCP}	-2.0 ~ +5.0	V	
COMP 端子電圧	4-1	V _{COMP}	-0.3 ~ +7.0	V	
ISENSE 端子電圧	6-1	V _{ISEN}	-0.3 ~ +5.0	V	
MOSFET 部許容損失 ※2	8-1	P _{D1}	1.35	W	
制御部許容損失(MIC)	2-1	P _{D2}	1.2	W	
動作周囲温度	—	T _{OP}	-20 ~ +125	°C	
保存温度	—	T _{stg}	-40 ~ +125	°C	
チャネル温度	—	T _{ch}	+150	°C	

※1 製品によって異なるので、詳細は製品仕様書を参照願います。

※2 基板実装時 (基板サイズ 15mm×15mm)

5.2 MOSFET 部電気的特性 特記なき場合の条件 Ta=25°C

項目	端子	記号	規格値			単位	備考
			MIN	TYP	MAX		
ドレイン・ソース間電圧 ※1	8-1	V _{DSS}	650	—	—	V	
ドレイン漏れ電流	8-1	I _{DSS}	—	—	300	μA	
ON 抵抗 ※1	8-1	R _{DS(ON)}	—	—	1.9	Ω	
スイッチング・タイム ※1	8-1	t _f	—	—	400	ns	
熱抵抗 ※1 ※3	—	θ _{ch-c}	—	—	22	°C/W	チャネルケース間

※1 製品によって異なるので、詳細は製品仕様書を参照願います。

※3 ケース温度 T_C は捺印面中央部温度にて規定。

5.3 制御部電気的特性 特記なき場合の条件 Ta=25°C、V_{CC}=20V

項目	端子	記号	規格値			単位
			MIN	TYP	MAX	
電源起動動作						
動作開始電源電圧	2-1	V _{CC(ON)}	13.8	15.1	17.3	V
動作停止電源電圧 ※4	2-1	V _{CC(OFF)}	8.4	9.4	10.7	V
動作時回路電流	2-1	I _{CC(ON)}	-	-	3.7	mA
起動回路動作電圧	8-1	V _{START(ON)}	42	57	72	V
起動電流	2-1	I _{CC(STARTUP)}	-5.5	-3.0	-1.0	mA
起動電流供給しきい電圧 1 ※4	2-1	V _{CC(BIAS)1}	9.5	11.0	12.5	V
起動電流供給しきい電圧 2 ※4	2-1	V _{CC(BIAS)2}	14.4	16.6	18.8	V
通常動作						
最低発振周波数	8-1	f _{OSC}	11.0	14.0	18.0	kHz
最大 ON 時間	8-1	t _{ON(MAX)}	30.0	40.0	50.0	μs
COMP 端子制御下限電圧	4-1	V _{COMP(MIN)}	0.45	0.80	1.15	V
エラーアンプ基準電圧	6-1	V _{SEN(th)}	0.27	0.30	0.33	V
エラーアンプソース電流	4-1	I _{SEN(SOURCE)}	-30	-20	-10	μA
エラーアンプシンク電流	4-1	I _{SEN(SINK)}	10	20	30	μA
リーディング・エッジ・ブランキング時間	1-4	t _{BW}	300	500	700	ns
擬似共振動作しきい電圧 1	3-1	V _{BD(TH1)}	0.14	0.24	0.34	V
擬似共振動作しきい電圧 2	3-1	V _{BD(TH2)}	0.10	0.15	0.20	V
保護動作						
過電流検出しきい電圧	3-1	V _{OCP}	-0.54	-0.60	-0.66	V
OCP 端子流出電流	3-1	I _{OCP}	-120	-40	-10	μA
OCP 端子 OVP 動作電圧	3-1	V _{BD(OVP)}	2.2	2.6	3.0	V
OLP しきい電圧 1	4-1	V _{COMP(OLP)1}	5.0	5.5	6.0	V
OLP しきい電圧 2	4-1	V _{COMP(OLP)2}	4.1	4.5	4.9	V
ISENSE 端子 OVP しきい電圧	6-1	V _{ISEN(OVP)}	1.6	2.0	2.4	V
OVP 動作電源電圧	2-1	V _{CC(OVP)}	28.5	31.5	34.0	V
熱保護動作温度	-	T _{j(TSD)}	135	-	-	°C

※4 V_{CC(BIAS)1} > V_{CC(OFF)}の関係が成り立ちます。

※ 電流の規定は IC を基準として、シンクが +、ソースが -とします。

6. 応用回路例

LED 照明用電源例

非絶縁用 (LC551XD)

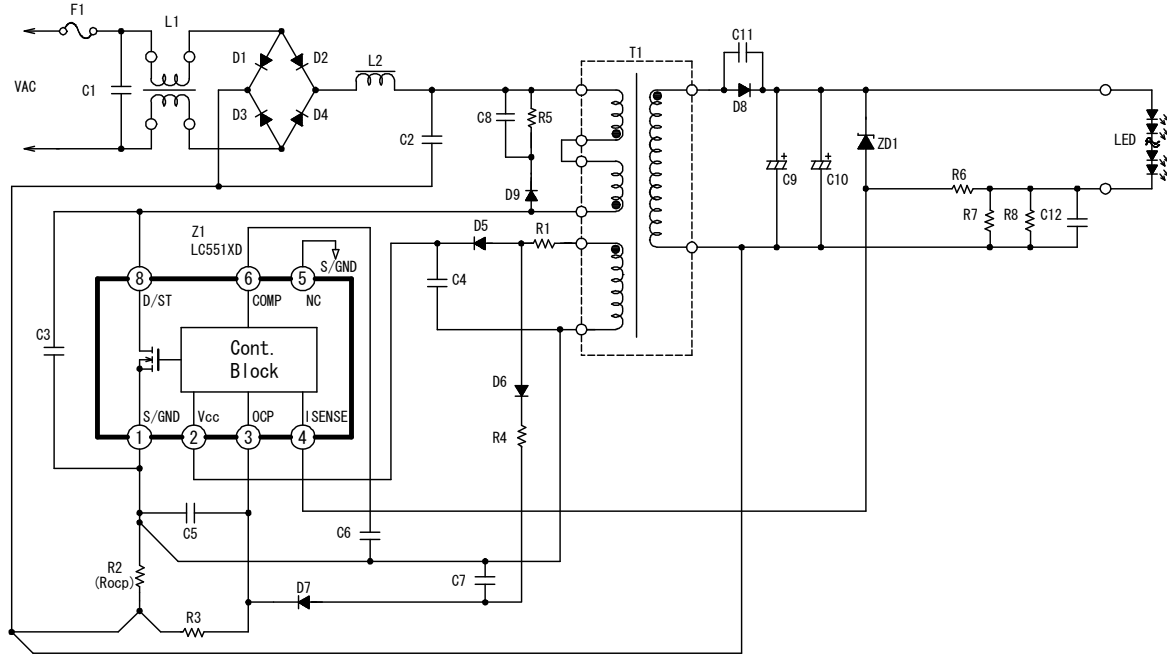


図 6-1 応用回路例 1

絶縁用 (LC552XD)

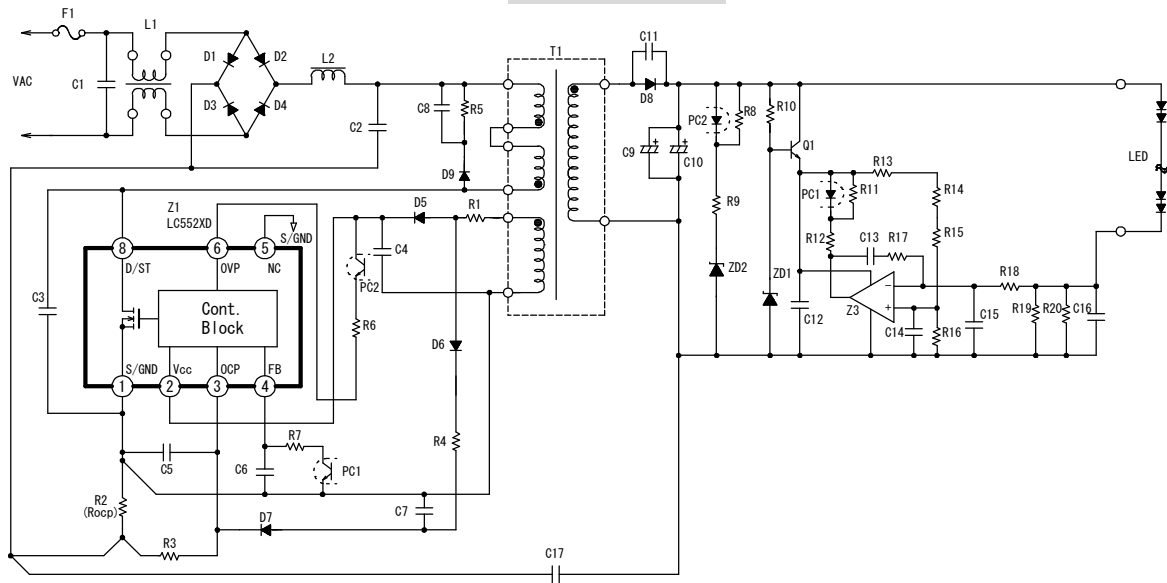


図 6-2 応用回路例 2

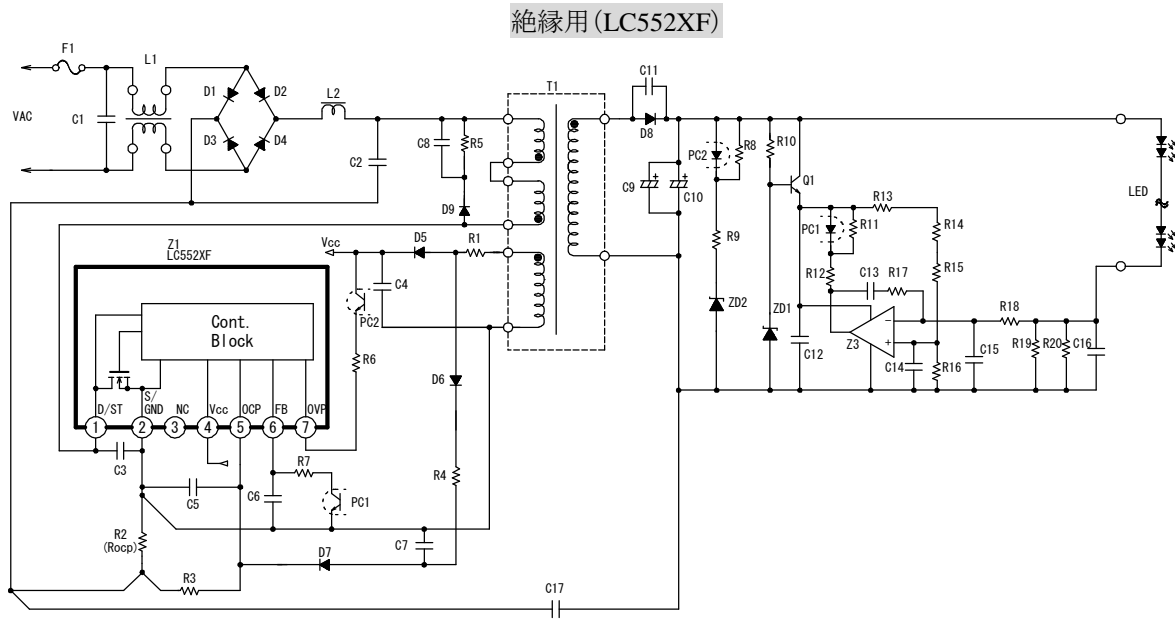


図 6-3 応用回路例 3

7. 動作説明

LED 照明用電源例をもとに動作説明します。

7.1 起動動作

図 7-1 に V_{CC} 端子周辺回路を示します。

起動回路は IC に内蔵され、IC 内部で D/ST 端子 (8 番ピン) に接続されています。

IC 内部で定電流化された起動電流 $I_{CC(STARTUP)} = -3.0\text{mA(TYP)}$ は、 V_{CC} 端子に接続された電解コンデンサ C4 を充電し、 V_{CC} 端子電圧が動作開始電源電圧 $V_{CC(ON)} = 15.1\text{V(TYP)}$ まで上昇すると、IC は動作を開始します。電源起動後、起動回路は起動電流供給しきい電圧 $2 V_{CC(BIAS)2} = 16.6\text{V(TYP)}$ 以上になると、IC 内部で遮断するため、起動回路による電力消費はなくなります。

起動時間は、C4 のコンデンサ容量で決まり、起動時間の概算値は、次式(1)になります。

$$t_{START} \doteq C4 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{CC(STARTUP)}|} \quad \text{----- (1)}$$

ここで、 t_{START} は起動時間 (sec)、

$V_{CC(INT)}$ は V_{CC} 端子の初期電圧 (V)

C4 は、セラミックコンデンサ、またはフィルムコンデンサの使用が可能で、一般的には、 $0.22\mu\sim 22\mu\text{F}$ 程度になります。

図 7-2 に V_{CC} 端子電圧と回路電流 I_{CC} の関係を示します。 V_{CC} 端子電圧が $V_{CC(ON)} = 15.1\text{V(TYP)}$ に達すると、制御回路が動作を開始し、回路電流が増加します。制御回路動作後、 V_{CC} 端子電圧が動作停止電源電圧 $V_{CC(OFF)} = 9.4\text{V(TYP)}$ に低下すると、低入力時動作禁止 UVLO (Undervoltage Lockout) 回路により制御回路は動作を停止し、再び起動前の状態に戻ります。制御回路動作後は、図 7-1 の補助巻線 D から整流平滑された電圧 (補助巻線電圧 V_D) が V_{CC} 端子の供給電力になります。

補助巻線電圧は、電源仕様の入出力変動範囲内で、 V_{CC} 端子電圧が、

$$V_{CC(OFF)} = 10.7\text{V(MAX)} < V_{CC} < V_{CC(OVP)} = 28.5\text{V(MIN)}$$

になるように補助巻線 D の巻数を調整します。補助巻線電圧の目安は、20V 程度になります。

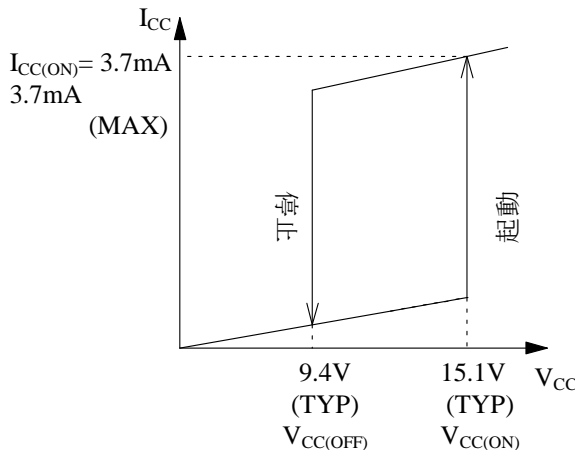


図 7-2 V_{CC} 端子電圧—回路電流 I_{CC}

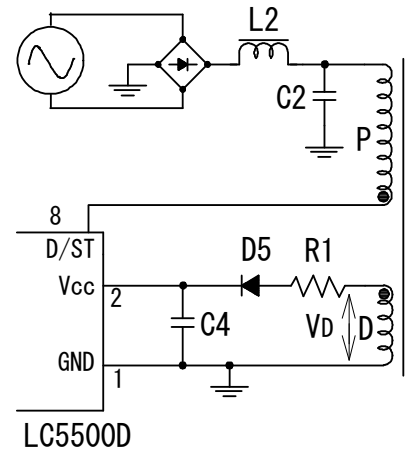


図 7-1 V_{CC} 端子周辺回路

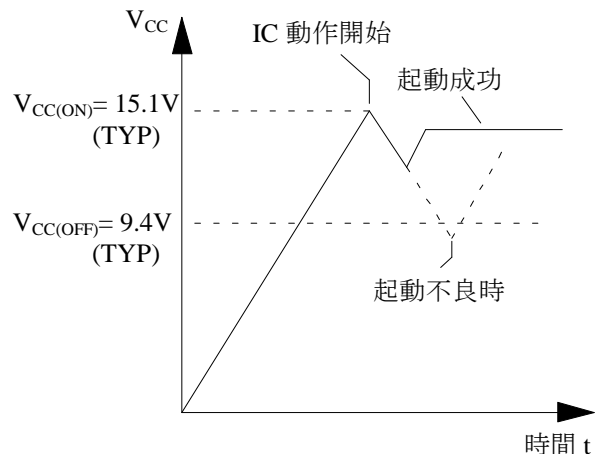


図 7-3 起動時 V_{CC} 端子電圧波形

図 7-3 に電源起動時の V_{CC} 端子電圧波形例を示します。 V_{CC} 端子電圧が $V_{CC(OFF)}$ に達し、起動不良になる場合は、C4 容量を大きくします。なお、容量を大きくすると、起動時間が長くなるので、使用上問題ないか確認が必要です。

実際の電源回路は、図 7-4 のように 2 次側出力電流 I_{OUT} の値により V_{CC} 端子電圧が変化し、過電圧保護動作(OVP)になる場合があります。これは、パワーMOSFETがターンOFFした瞬間に発生するサージ電圧によって、C4 がピーク充電されるためです。これを防止するには、図 7-5 のように、整流用ダイオード D5 と直列に数 Ω ~ 数十 Ω の抵抗 R1 の追加が有効です。

R1 の最適値は、出力電圧に対する V_{CC} 端子電圧の変化が使用するトランスの構造によって異なるため、実際に使用するトランスに合わせた調整が必要です。

また、出力電圧に対する V_{CC} 端子電圧の変化率は、下記の場合に悪くなるため、トランス設計時は、補助巻線 D の巻き位置に注意が必要です。

- トランスの 1 次-2 次の結合が悪い場合（低出力電圧、大電流負荷仕様など）
- 補助巻線 D と安定化出力巻線（定電圧制御を行っている出力ラインの巻線）の結合が悪い場合

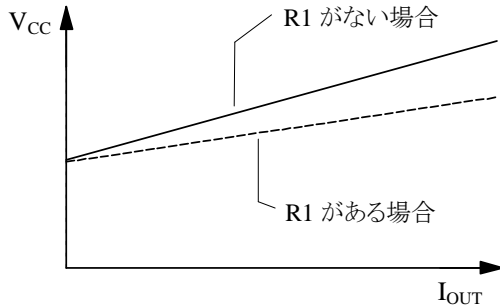


図 7-4 R1 による出力電流 I_{OUT} - V_{CC} 端子電圧

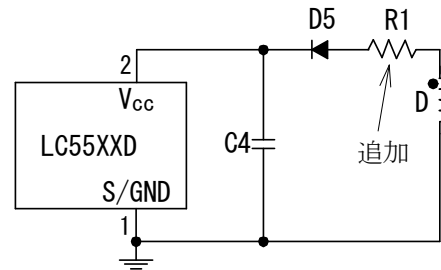
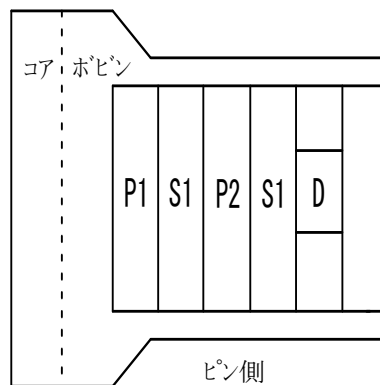


図 7-5 出力電流 I_{OUT} の影響が受けにくい V_{CC} 端子周辺回路

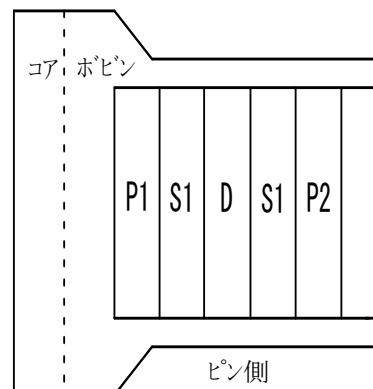
絶縁用トランス設計時の参考として、補助巻線 D の巻き位置の参考例(1 次側巻線もしくは、2 次側巻線に 3 重絶縁線を使用する)を、図 7-6、図 7-7 に示します。

- 補助巻線 D を 1 次巻線 P1 と P2 から距離を離す(図 7-6 巻線構造例①)。
P1、P2 は 1 次巻線を 2 分割にしたサンドイッチ巻線。
- 2 次側安定化出力巻線 S1 で補助巻線 D をサンドイッチする構造とする(図 7-7 巻線構造例②)。
2 出力巻線 S1 は、安定化出力巻線(定電圧制御を行っている出力ラインの巻線)。



P1,P2 1 次巻線
S1 2 次巻線
D V_{CC} 用補助巻線

図 7-6 巻線構造例①



P1,P2 1 次巻線
S1 2 次巻線
D V_{CC} 用補助巻線

図 7-7 巻線構造例②

7.2 ON 幅制御動作

7.2.1 LC551XD (非絶縁用)

図 7-8 に LC551XD (非絶縁用) の COMP 端子周辺回路、図 7-9 に ON 幅制御について示します。

出力制御は、出力負荷に応じて ON 幅を制御する電圧制御により、平均電流制御されます。

図 7-9 に示すように、LC551XD の平均電流制御は、2 次側定電流検出抵抗の電圧降下と内部 OTA 回路で電圧比較された電流増幅により、COMP 端子に平均化された電圧を作ります。この COMP 端子電圧は、FB コンパレータで IC 内部発振器 (OSC) と比較され、ON 幅制御により、平均電流制御します。

LED 負荷電流を減らした場合、ISENSE 端子電圧が低下し、OTA 回路で比較され、平均化された COMP 端子電圧は小さくなり、FB コンパレータは ON 幅を狭くします。この結果、入力電圧に比例したドレイン電流ピーク波形が作られます。

LED 負荷電流を増やした場合は逆の動作になり、平均化された COMP 端子電圧が高くなるため、ON 幅が広がり、ドレイン電流のピーク値は増加し、入力電圧に比例したドレイン電流ピーク波形が作られます。

図 7-10 に、図 7-9 の ON 期間 A の動作波形を示します。

平均化された COMP 端子電圧は一定になり、 E_{IN} 電圧 (図 6-1 の C2 電圧) に合わせた ON 幅制御により、入力電流が正弦波になり、高効率を実現できます。

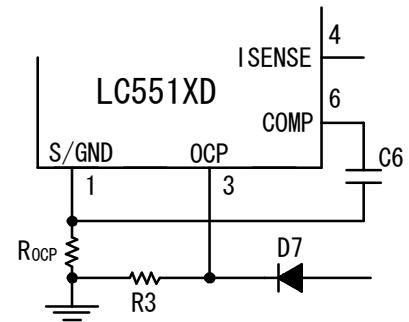


図 7-8 COMP 端子周辺回路

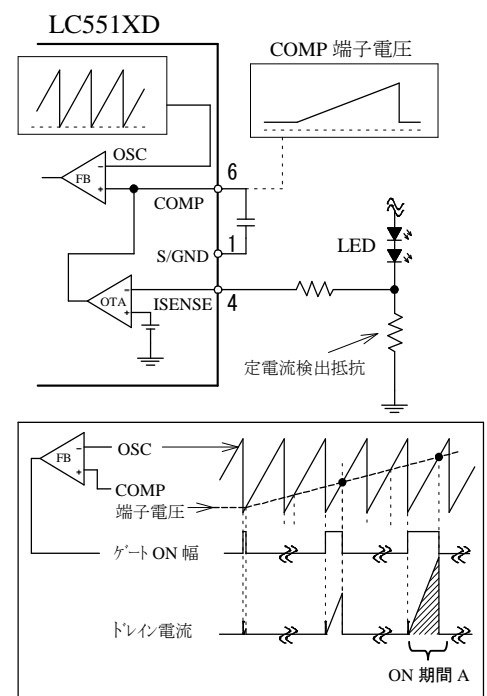


図 7-9 ON 幅制御

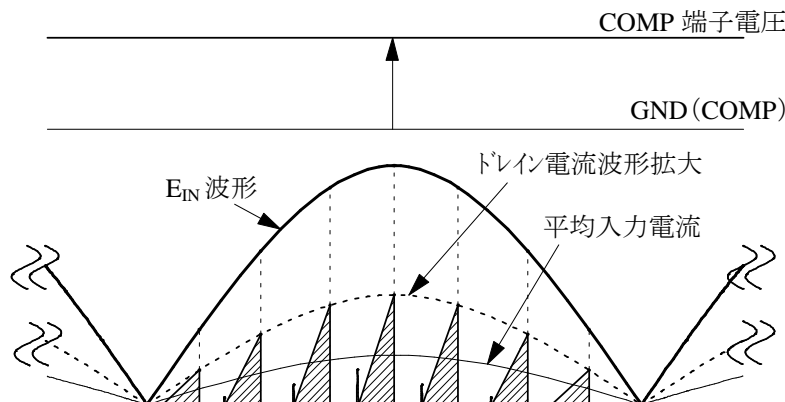


図 7-10 ON 幅制御時のドレイン電流波形 (ON 期間 A 時)

7.2.2 LC552XD/LC552XF (絶縁用)

図 7-11 に LC552XD(絶縁用)の FB 端子周辺回路、図 7-12 に ON 幅制御について示します。

出力制御は、出力負荷に応じ ON 幅を制御する電圧制御により、平均電流制御されます。

図 7-12 に示すように、LC552XD の平均電流制御は、2 次側定電流検出抵抗の電圧降下をオペアンプで比較し、フォトカプラーを介して、1 次側 FB 端子に平均化された電圧が作ります。平均化された FB 端子電圧は、FB コンパレータで IC 内部発振器 (OSC) と比較され、ON 幅制御により、平均電流制御します。

LED 負荷電流を減らした場合、2 次側定電流検出抵抗の電圧降下が小さくなるため、フォトカプラーを流れる電流が大きくなります。フォトカプラーを介して 1 次側へフィードバックされた電流が大きくなるため、平均化された FB 端子電圧は小さくなり、FB コンパレータは ON 幅を狭くします。この結果、入力電圧に比例したドレイン電流ピーク波形が作られます。

LED 負荷電流を増やした場合は逆の動作になり、2 次側定電流検出抵抗の電圧降下が大きくなるため、フォトカプラーに流れる電流は小さくなります。1 次側へフィードバックされる電流が小さくなるため、平均化された FB 端子電圧は高くなり、ON 幅を広くします。この結果、入力電圧に比例したドレイン電流ピーク波形を作られます。

図 7-13 に、図 7-12 の ON 期間 A'での動作波形を示します。

平均化された FB 端子電圧は一定になり、 E_{IN} 電圧(図 6-2 の C2 電圧)に合わせた ON 幅制御により、入力電流が正弦波になり、高力率を実現できます。

なお、LC552XF は、LC552XD とパッケージが違うため、S/GND 端子が 2 番端子、FB 端子が 6 番端子、OCP 端子は 7 番端子になりますが、機能は同じです。

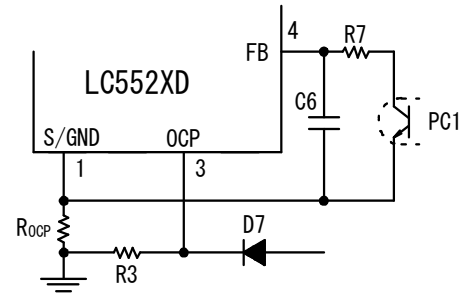


図 7-11 FB 端子周辺回路

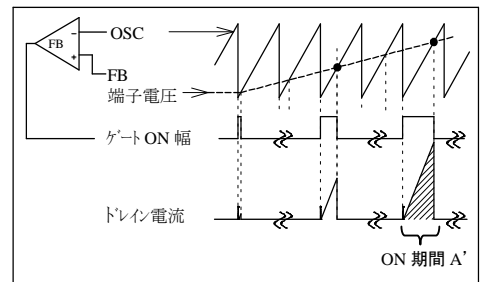
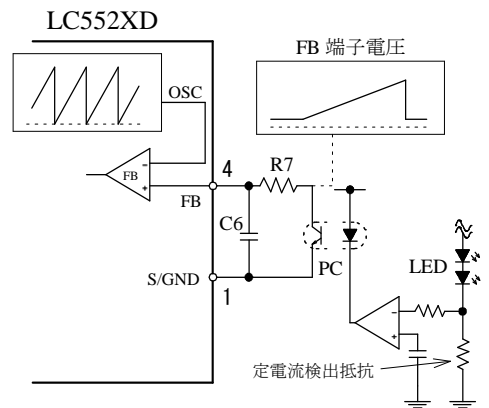


図 7-12 ON 幅制御

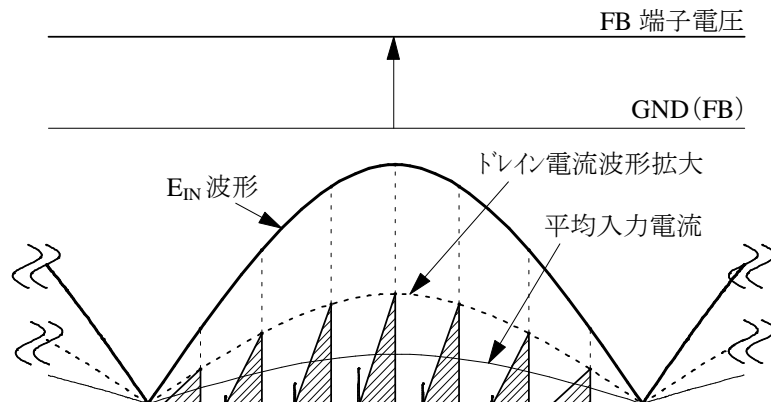


図 7-13 ON 幅制御時のドレイン電流波形 (ON 期間 A'時)

7.3 ソフトスタート機能

電源起動時のソフトスタート動作を LC551XD (非絶縁用) は図 7-14 に、LC552XD/LC552XF (絶縁用) は図 7-15 に示します。

ソフトスタート機能は、電源起動時のパワーMOSFET、および 2 次側ダイオードの電圧・電流ストレスを低減します。

LC551XD (非絶縁用)

ソフトスタートは、COMP 端子制御下限電圧 $V_{COMP(MIN)} = 0.80V(TYP)$ から、出力電流が定電流制御になるまでが動作期間になります。また、COMP 端子電圧が 0V から 0.80V までの期間は、ON 幅がリーディング・エッジ・ブランキング時間 $t_{BW} = 500ns(TYP)$ になります。電源起動時は、 V_{CC} 端子電圧が動作停止電圧まで低下していない、および、OLP デレイ時間以下で出力電流が設定電流まで立ち上がっている確認、調整が必要です。

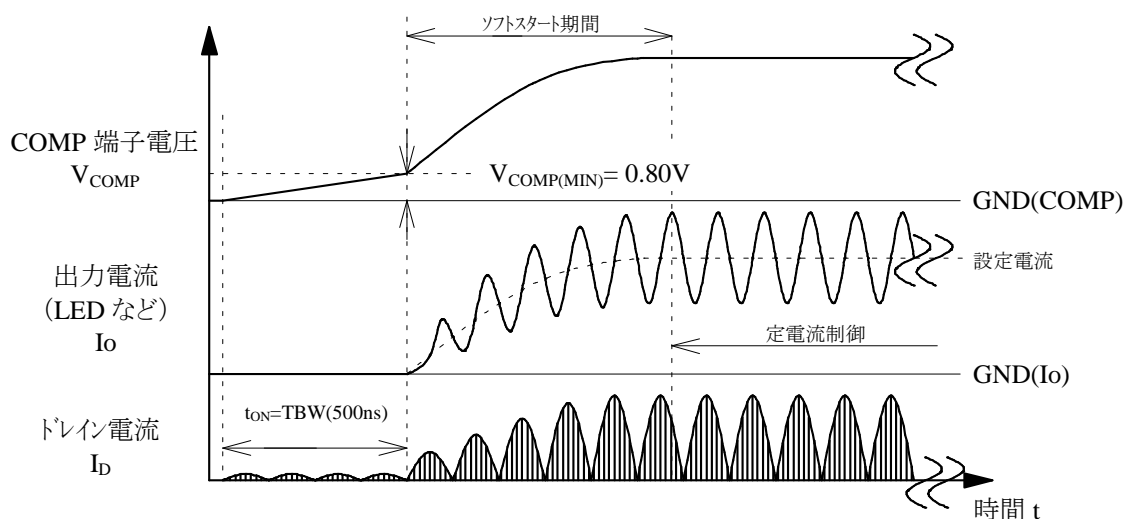


図 7-14 電源起動時のソフトスタート動作 (LC551XD)

LC552XD/LC552XF (絶縁用)

ソフトスタートは、FB 端子制御下限電圧 $V_{FB(MIN)} = 0.80V(TYP)$ から動作が始まり、出力電流が定電流制御となるまでが動作期間になります。また、FB 端子電圧が 0V から 0.80V までの期間は、ON 幅は、リーディング・エッジ・ブランキング時間 $t_{BW} = 500ns(TYP)$ になります。電源起動時は、 V_{CC} 端子電圧が動作停止電圧まで低下していない、および、OLP デレイ時間以下で出力電流が設定電流まで立ち上がっている確認、調整が必要です。

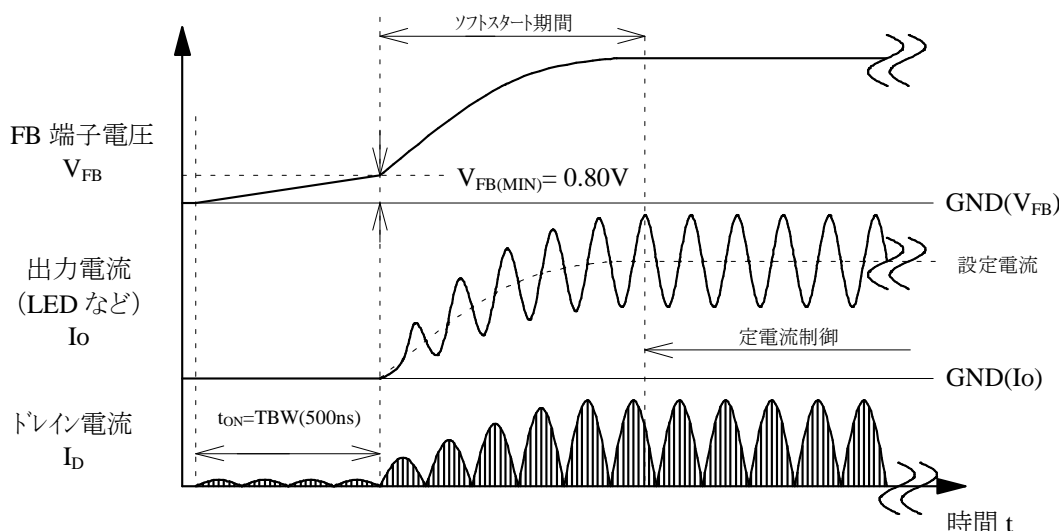


図 7-15 電源起動時のソフトスタート動作 (LC552XD/LC552XF)

7.4 電源起動時の動作モード

LC551XD (非絶縁用) の電源起動時の動作モードを図 7-16 に示します。また、図 7-17 に動作モード切り換わり時の OCP 端子電圧拡大波形を示します。

電源起動時、出力電圧が立ち上がるまでは、補助巻線電圧が低いため、擬似共振信号が、擬似共振動作しきい電圧 $1 V_{BD(TH1)} = 0.24V(TYP)$ 、および OCP 端子ブランキング時間 500ns 以上に達していない期間は、発振周波数 $f_{osc} = 14.0kHz(TYP)$ の PWM 動作でスイッチング動作します。その後、出力電圧が立ち上がるにつれ、擬似共振信号が規定レベルに達すると、図 7-17 に示すように PWM 動作から擬似共振動作へ移行します。

また、LC552XD/LC552XF も同様の動作となります。

※PWM 動作から擬似共振動作への移行条件は、7.4.1 ボトムオンタイミング (擬似共振信号) を参照。

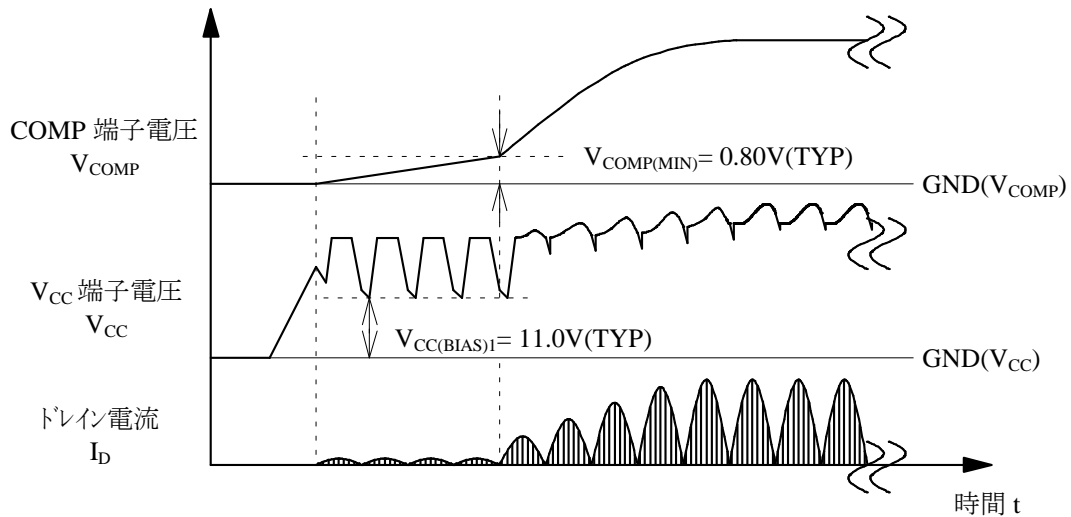


図 7-16 LC551XD シリーズの電源起動時の動作モード

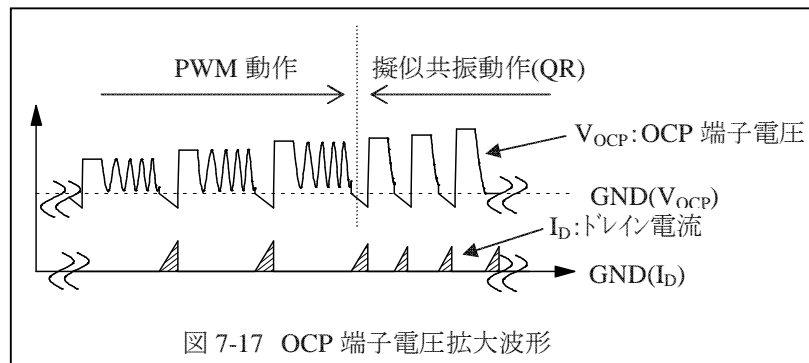


図 7-17 OCP 端子電圧拡大波形

7.4.1 擬似共振動作とボトムオンタイミング

図7-18に示すようなフライバック方式(パワーMOSFETがOFFのときに2次側へエネルギーを供給する方式)は、2次側にエネルギー放出後、ドレイン電圧がトランスの L_p と、ドレイン-ソース間のコンデンサ C_v で決まる周波数で自由振動します。

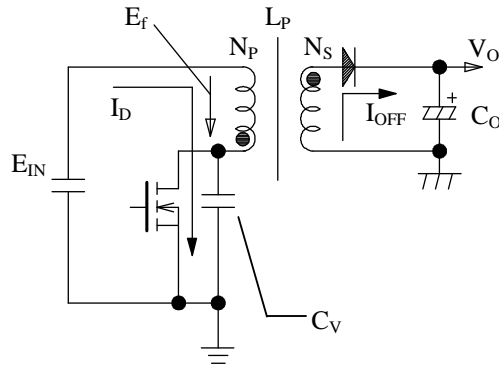


図 7-18 フライバック方式

E_{IN} : 入力電圧

E_f : フライバック電圧 $E_f = \frac{N_P}{N_S} \times (V_O + V_F)$

N_P : 1次側の巻数

N_S : 2次側の巻数

V_O : 出力電圧

V_F : ダイオードの順方向電圧降下

I_D : パワーMOSFETのドレイン電流

I_{OFF} : パワーMOSFETがOFF時の2次側ダイオードに流れる電流

C_V : 電圧共振コンデンサ

L_P : 励磁インダクタンス

V_{DS} の自由振動のボトム点で、パワーMOSFETがターンONすることを、ボトムオンといい、図7-19に理想的なボトムオン時の V_{DS} 波形を示します。

擬似共振動作は、 V_{DS} のボトム点でターンONするため、スイッチング損失、およびスイッチングノイズを低減でき、高効率、低ノイズが実現できます。

V_{DS} が自由振動の期間にターンONさせる遅延タイミングは、 V_{DS} 波形に同期した補助巻線電圧から作ります。

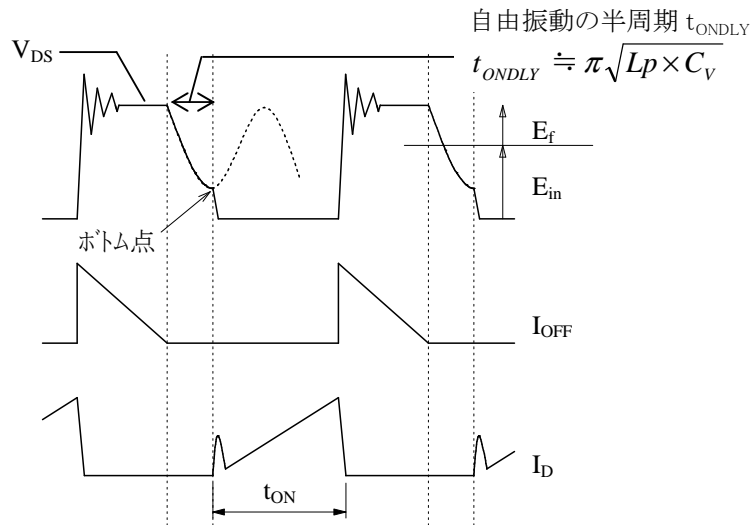


図 7-19 理想的なボトムオン: V_{DS} 電圧共振波形のボトム点でターンON

図 7-20 に LC551XD/LC552XD の OCP 端子周辺回路と補助巻線電圧を示します。

OCP 端子は、以下の機能があります。

- ①擬似共振動作とボトムオンタイミング
- ②過電流保護機能 --- “7.8 過電流保護機能(OCP)”項を参照
(※LC552XFも同様の機能を有しているため、説明は省略。)

図 7-20 の OCP 端子周辺回路の R3、R4 は上記①、②双方により調整します。

ボトムオンタイミングは、図 7-20 のように、補助巻線 D のフライバック電圧 Erev1 から D6、D7 の順方向電圧降下 V_F を差し引いた電圧を R4 と R3 で分圧した電圧 Erev2 ($R_{ocp} \ll R3$ より、 R_{ocp} は考慮しないとする)が、ターンOFF時に、擬似共振動作しきい電圧 $1 V_{BD(TH1)} = 0.24V(TYP)$ 以上になると、パワー-MOSFETはOFFし、Erev2 波形が立下り、 $V_{BD(TH2)} = 0.15V(TYP)$ に達するまで OFF 期間を継続し、 $V_{BD(TH2)} = 0.15V(TYP)$ になると、ターン ON します。 $V_{BD(TH2)}$ に達すると、擬似共振動作しきい電圧が $V_{BD(TH1)}$ に切り換わり、擬似共振動作の誤動作を防止します。

R3 の推奨値は 100~330Ω、C5 は 100p~470pF の範囲になります。擬似共振信号 Erev2 は、 V_{CC} 端子電圧が下限になる入力条件で、 $V_{BD(TH1)}$ 以上になるように R4 を調整します。また、擬似共振信号 Erev2 は、OCP 端子 OVP 動作電圧 $V_{BD(OVP)} = 2.6V(TYP)$ 以下になるように、調整します。

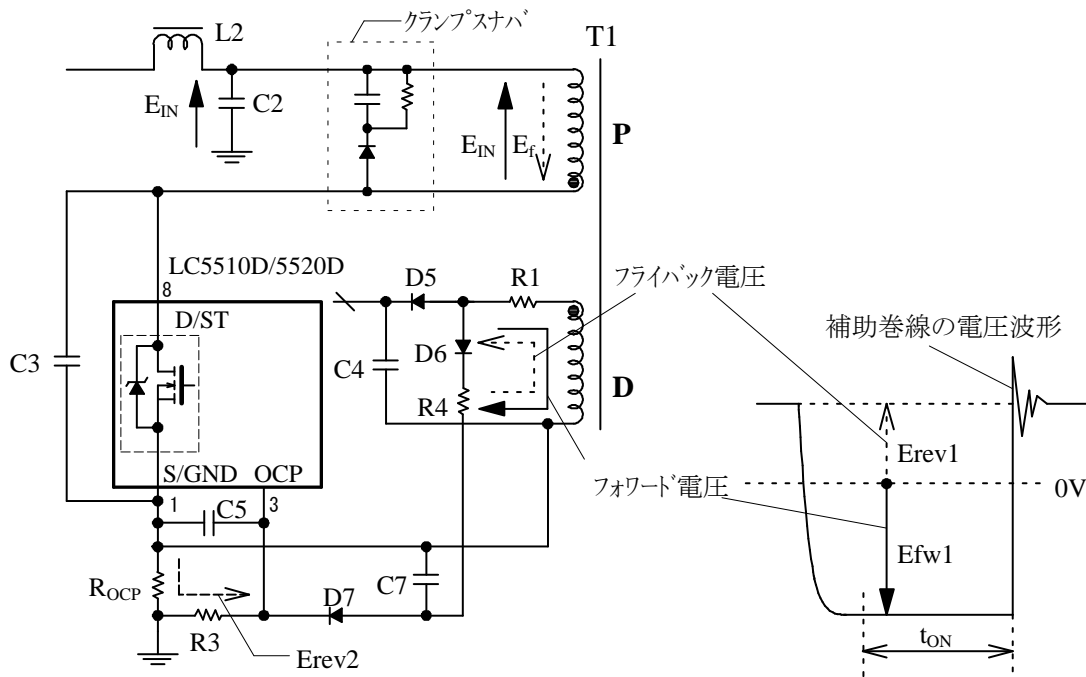


図 7-20 OCP 端子周辺回路と補助巻線電圧

図 7-21 に擬似共振信号の有効期間を示します。

擬似共振信号は、擬似共振動作へ移行するために、擬似共振信号の有効期間以上の電圧を OCP 端子へ入力する必要があります。AC 入力 MIN~MAX 時に、R3、R4 のバラツキを含め、 V_{OCP} ピーク電圧が 1.5~2.0V になるように調整します。

R4 を求める算出式は式(2)になります。

$$R4 = \frac{(V_{CC} - V_{OCP} - 2V_F) \times R3}{V_{OCP}} \quad \text{----- (2)}$$

R3= 220Ω、 V_{OCP} = 1.5V、 V_{CC} = 20V、D6とD7の順方向の電圧降下 V_F = 0.8Vとした場合、上記算出式から $R4 \approx 2.7k\Omega$ になります。

疑似共振信動作するには、疑似共振信号の有効期間 t_{QR} が $1.2\mu\text{s}$ 以上にする必要があります。図 7-21 のように、AC 入力 MIN~MAX 時に、約 $1.2\mu\text{s}$ 以上を確認します。有効期間が確保できない場合には、R3 の値を大きくする、もしくは、R4 の値を小さくし、 V_{OCP} ピーク電圧を上昇させる。または、電圧共振コンデンサ C3 の容量を増やし、自由振動周期を調整します。C3 を増やして有効期間を調整する場合は、パワー-MOSFET がターン ON するときのスイッチング損失が増加するため、IC の発熱の確認が必要です。

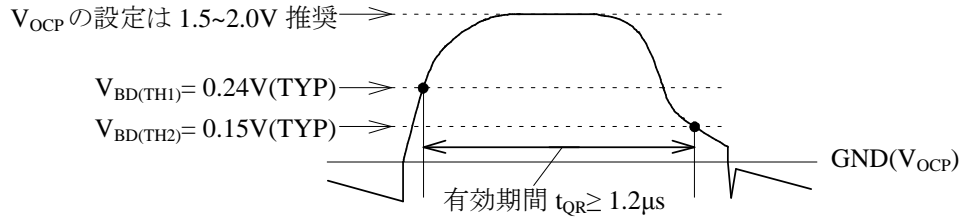


図 7-21 疑似共振信号の有効期間

図 7-22 にトランスの結合が悪い場合の OCP 端子波形を示します。

1 次巻線と 2 次側制御巻線の巻数比 (N_p/N_s) が、極端に大きい場合 (LED の総点灯数が数個の仕様) など、リーケージインダクタンスが大きい場合は、パワー-MOSFET がターン OFF する際に、補助巻線を介して OCP 端子電圧にもサージ電圧が発生する場合があります。

OCP 端子は、OCP 端子ブランキング時間 500ns (TYP)を設けているので、この期間に疑似共振信号の検出をすることはありませんが、OCP 端子ブランキング時間を越えるサージ電圧が入力されると、IC は疑似共振信号の入力と認識し、高周波でパワー-MOSFET が ON / OFF 動作する場合があります。このとき、パワー-MOSFET の損失が過大になり、チャネル温度を超えると、パワー-MOSFET はダメージを受けます。

このような高周波動作が生じた場合は、C5 を OCP 端子-GND 端子の近くに接続する、OCP 端子-GND 間のパターンループを大電流パターンと離す、1 次巻線と補助巻線の結合が低くなる巻き方にする、クランプスナバの定数調整を行うなど、高周波動作が生じない調整が必要です。

なお、OCP 端子の動作波形を確認するプローブは、OCP 端子、GND 端子近くに接続します。

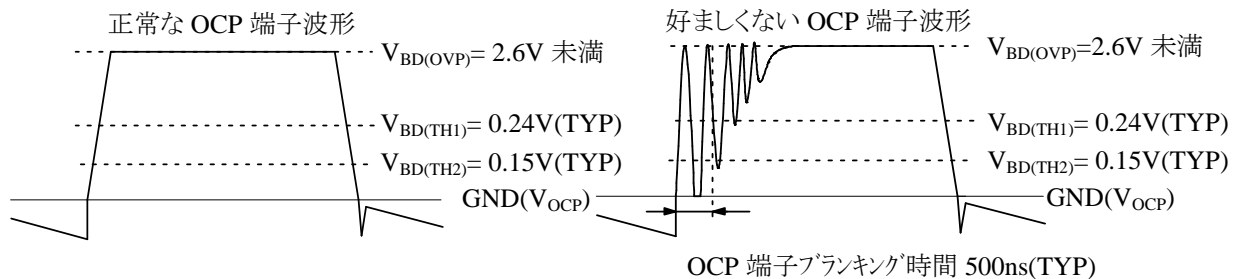


図 7-22 トランスの結合が悪い場合の OCP 端子波形

V_{DS} のボトムオンの調整方法は、 V_{DS} 、 E_{rev2} (OCP 端子電圧波形)、 I_D の実働波形を観測し、図 7-19 の理想的なボトムオン (V_{DS} のボトム点でターン ON) になるように、図 7-20 の C7 容量を調整し、遅延時間 t_{ONDLY} を調整します。

- AC 入力電圧 MAX、 $P_o=MAX$ 時、 $V_{DS(peak)}$ 波形のターン ON が、ボトム点より早い場合 (図 7-23)
初期接続してある C7 の容量を増やし、ボトム点を確認しておき、ターン ON が V_{DS} のボトム点と一致するように調整します。
- AC 入力電圧 MAX、 $P_o=MAX$ 時に、 $V_{DS(peak)}$ 波形のターン ON が、ボトム点より遅い場合 (図 7-24)
初期接続してある C7 の容量でボトム点を確認しておき、C7 の容量を減らし、ターン ON が V_{DS} のボトム点と一致するように調整します。

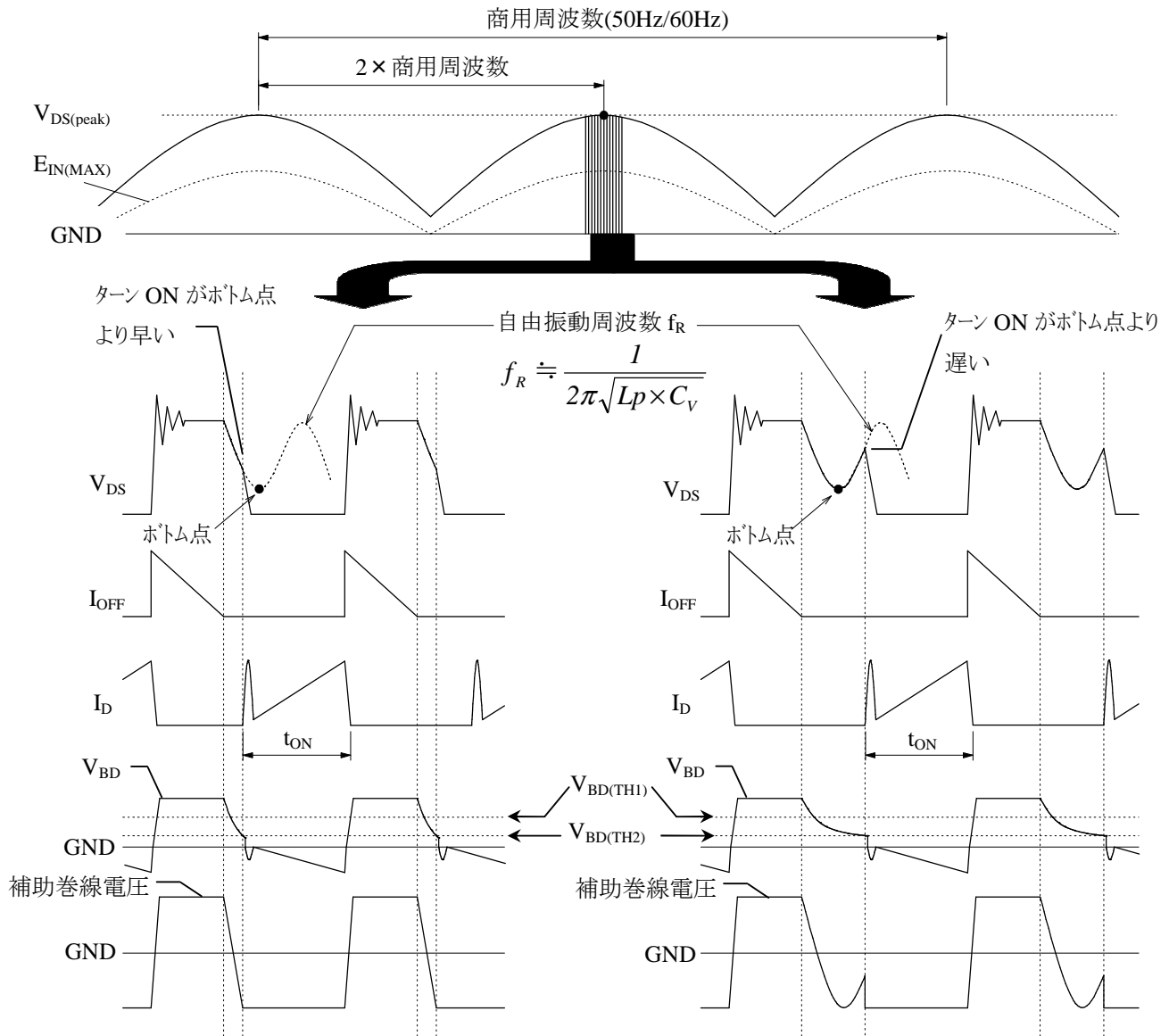


図 7-23 ターン ON が V_{DS} 波形のボトム点より早い場合

図 7-24 ターン ON が V_{DS} 波形のボトム点より遅い場合

7.5 ラッチ回路

過熱保護(TSD)動作時は、ラッチモードでスイッチング動作を停止します。

ラッチ回路が動作し、スイッチング動作が停止すると、 V_{CC} 端子電圧は下降し始め、 V_{CC} 端子電圧が $V_{CC(BIAS)1} = 11.0V(TYP)$ まで低下すると、起動回路が動作します。起動回路が動作すると、起動電流を V_{CC} 端子に供給し、 $V_{CC(OFF)} = 9.4V(TYP)$ まで低下することを防ぎ、ラッチ状態を保持します。

ラッチ回路の解除は、AC 入力をオフし、 V_{CC} 端子電圧が、 $V_{CC(OFF)}$ 以下に下がると解除します。

7.6 過電圧保護機能 (OVP)

LC551XD (非絶縁用)

LC551XD の過電圧保護機能は、 V_{CC} 端子、OCP 端子と ISENSE 端子の 3 種類があります。

① V_{CC} 端子過電圧保護機能

図 7-25 に LC551XD の OVP 動作時の動作波形を示します。

LED 負荷オープンなどの場合、 $V_{CC}-GND$ 端子間に、OVP 動作電源電圧 $V_{CC(OVP)} = 31.5V(TYP)$ 以上の電圧が印加されると、図 7-25 に示すように、過電圧保護機能が動作し、 V_{CC} 端子電圧は起動回路により $V_{CC(BIAS)1} = 11.0V$ で保持されますが、 $V_{COMP} = 2.0V$ 以上になると起動回路が停止します。このため、 V_{CC} 端子電圧は $V_{CC(OFF)} = 9.4V(TYP)$ まで低下すると、起動回路が動作し、再起動する間欠発振動作になります。

V_{CC} 端子電圧は、出力電圧に比例するため、LED 負荷オープン時などの 2 次側過電圧を検出できます。この場合、過電圧保護動作時の 2 次側出力電圧は次式(3)で概略計算できます。

$$V_{OUT(OVP)} = \frac{\text{通常動作時出力電圧}}{\text{通常動作時 } V_{CC} \text{ 端子電圧}} \times 31.5V(TYP) \quad \text{----(3)}$$

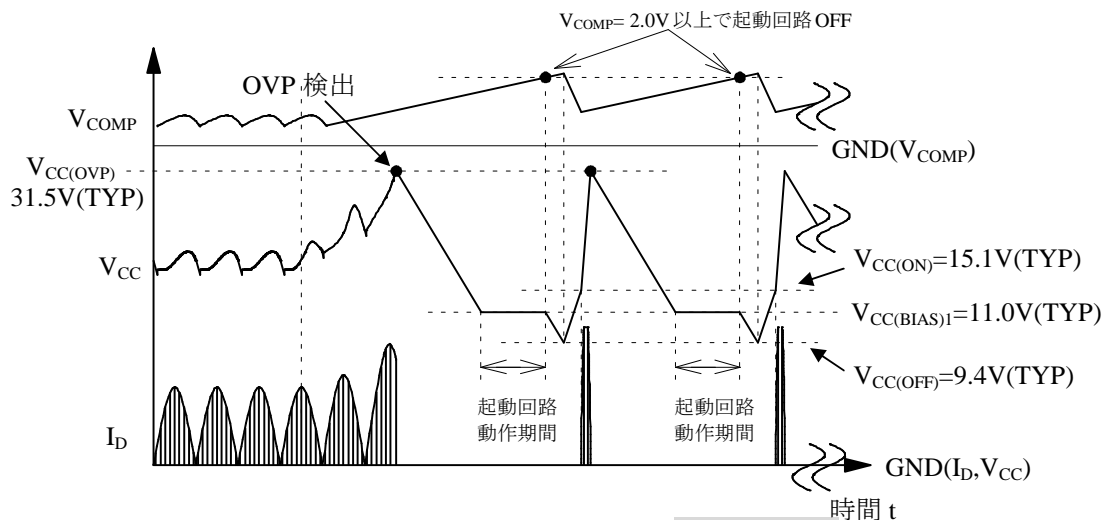


図 7-25 V_{CC} 端子 OVP 動作時の各部波形 (LC551XD)

② OCP 端子過電圧保護機能

図 7-26 に OCP 端子 OVP 動作波形を示します。

OCP 端子-GND 端子間に、OCP 端子 OVP 動作電圧 $V_{BD(OVP)} = 2.6V(TYP)$ 以上の電圧が印加されると、OCP 端子過電圧保護機能が動作し、間欠発振動作になります。

OCP 端子過電圧保護機能は、擬似共振信号の設定を間違えた場合や、1 次側-2 次側の結合が悪いトランスで 2 次側 LED 負荷電流を増やした場合(図 7-26)などによる、定数設定不良、トランス設計不良要因などによる連続動作防止などが行えます。

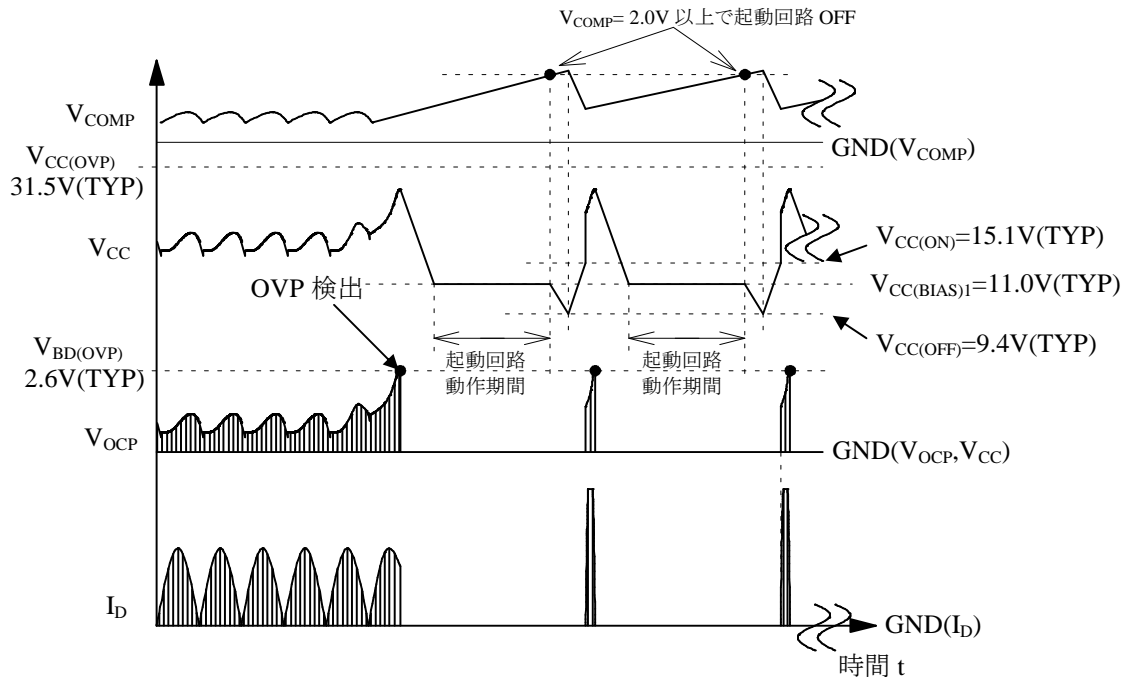


図 7-26 OCP 端子 OVP 動作時の各部波形 (LC551XD)
(1 次側-2 次側の結合が悪いトランスの場合)

③ISENSE 端子過電圧保護機能

図 7-27 に ISENSE 端子 OVP 動作波形を示します。

ISENSE 端子-GND 端子間に、ISENSE 端子 OVP しきい電圧 $V_{ISEN(OVP)} = 2.0V(TYP)$ 以上の電圧が印加されると、ISENSE 端子過電圧保護機能が動作し、間欠発振動作になります。

直列接続された LED 負荷で、LED 負荷オープンなどのアブノーマル時に、図 6-1 の ZD1 を介して、2 次側過電圧を検出する保護機能です。

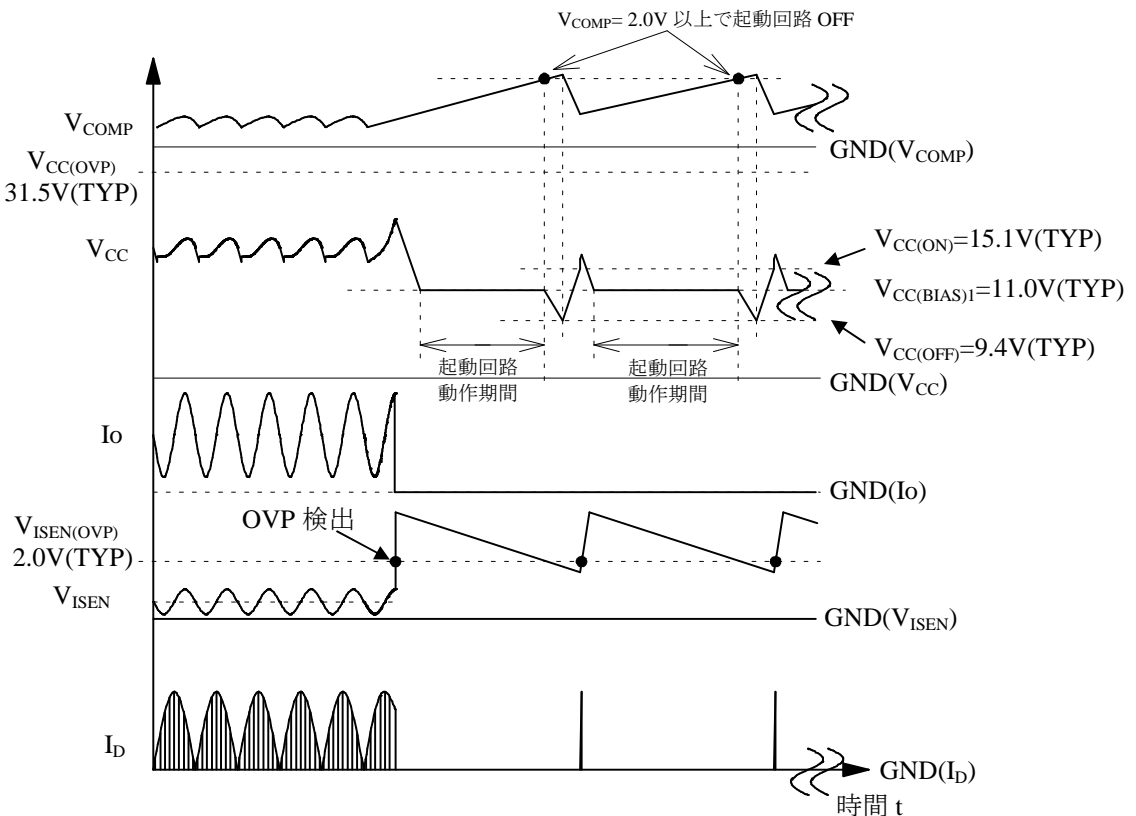


図 7-27 ISENSE 端子 OVP 動作時の各部波形 (LC551XD)

LC552XD/LC552XF (絶縁用)

LC552XD/LC552XF の過電圧保護機能は、 V_{CC} 端子、OCP 端子と OVP 端子の 3 種類があります。

① V_{CC} 端子過電圧保護機能

図 7-28 に LC552XD/LC552XF の OVP 動作時の動作波形を示します。

LED 負荷オープンなどの場合、 V_{CC} -GND 端子間に、OVP 動作電源電圧 $V_{CC(OVP)} = 31.5V(TYP)$ 以上の電圧が印加されると、過電圧保護機能が動作し、 V_{CC} 端子電圧は起動回路により $V_{CC(BIAS)1} = 11.0V$ で保持されますが、 $V_{FB} = 2.0V$ 以上になると起動回路が停止します。このため、 V_{CC} 端子電圧は $V_{CC(OFF)} = 9.4V(TYP)$ まで低下すると、起動回路が動作し再起動する間欠発振動作となります。

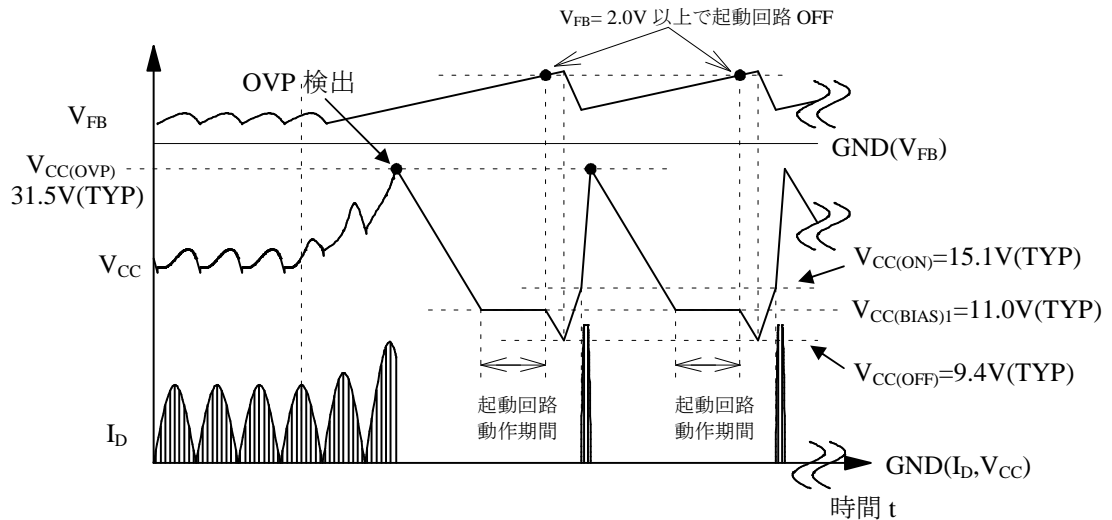


図 7-28 V_{CC} 端子 OVP 動作時の各部波形 (LC552XD/LC552XF)

② OCP 端子過電圧保護機能

図 7-29 に OCP 端子 OVP 動作波形を示します。

LC551XD シリーズと同じように、OCP 端子-GND 端子間に、OCP 端子 OVP 動作電圧 $V_{OCP(OVP)} = 2.6V(TYP)$ 以上の電圧が印加されると、OCP 端子過電圧保護機能が動作し、間欠発振動作になります。

擬似共振信号の設定を間違えた場合や、1 次側-2 次側の結合が悪いトランスで 2 次側 LED 負荷電流を増やした場合などに、定数設定不良、トランス設計不良要因などによる連続動作防止などが行えます。

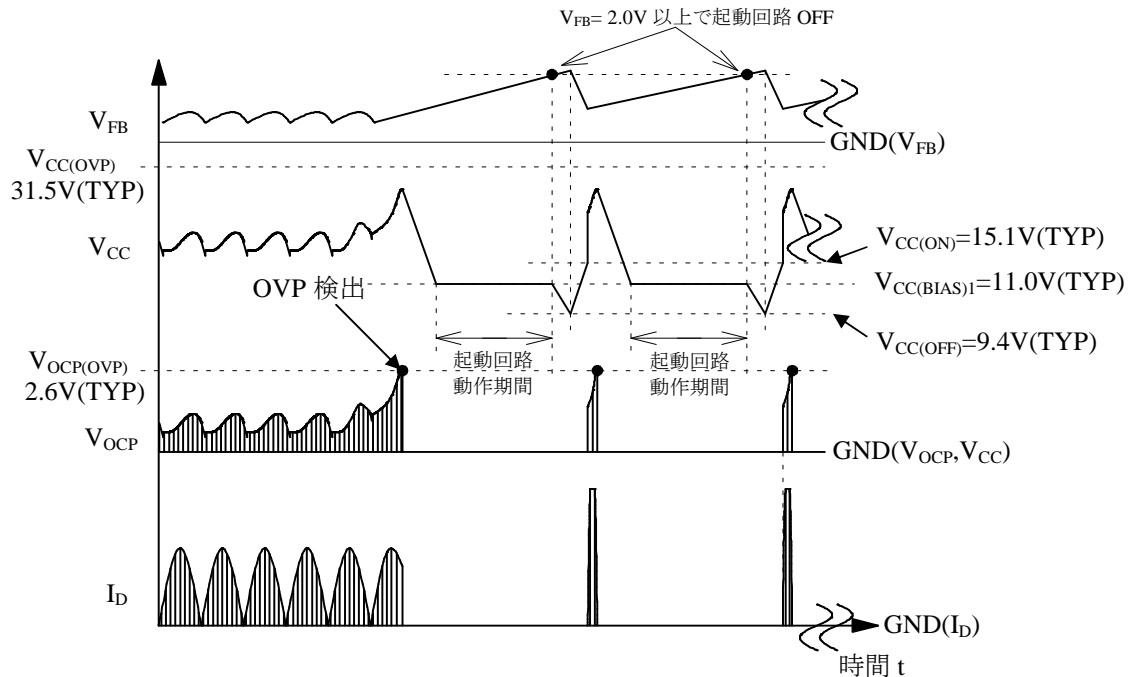


図 7-29 OCP 端子 OVP 動作時の各部波形 (LC552XD/LC552XF)

③OVP 端子過電圧保護機能

図 7-30 に OVP 端子の OVP 動作波形を示します。

OVP 端子-GND 端子間に、OVP 端子しきい電圧 $V_{OVP(th)} = 2.0V(TYP)$ 以上の電圧が印加されると、OVP 端子過電圧保護機能が動作し、間欠発振動作になります。

直列接続された LED 負荷で、LED 負荷オープンなどのアブノーマル時に、図 6-2 の PC2 を介して、2 次側過電圧を検出する保護機能です。

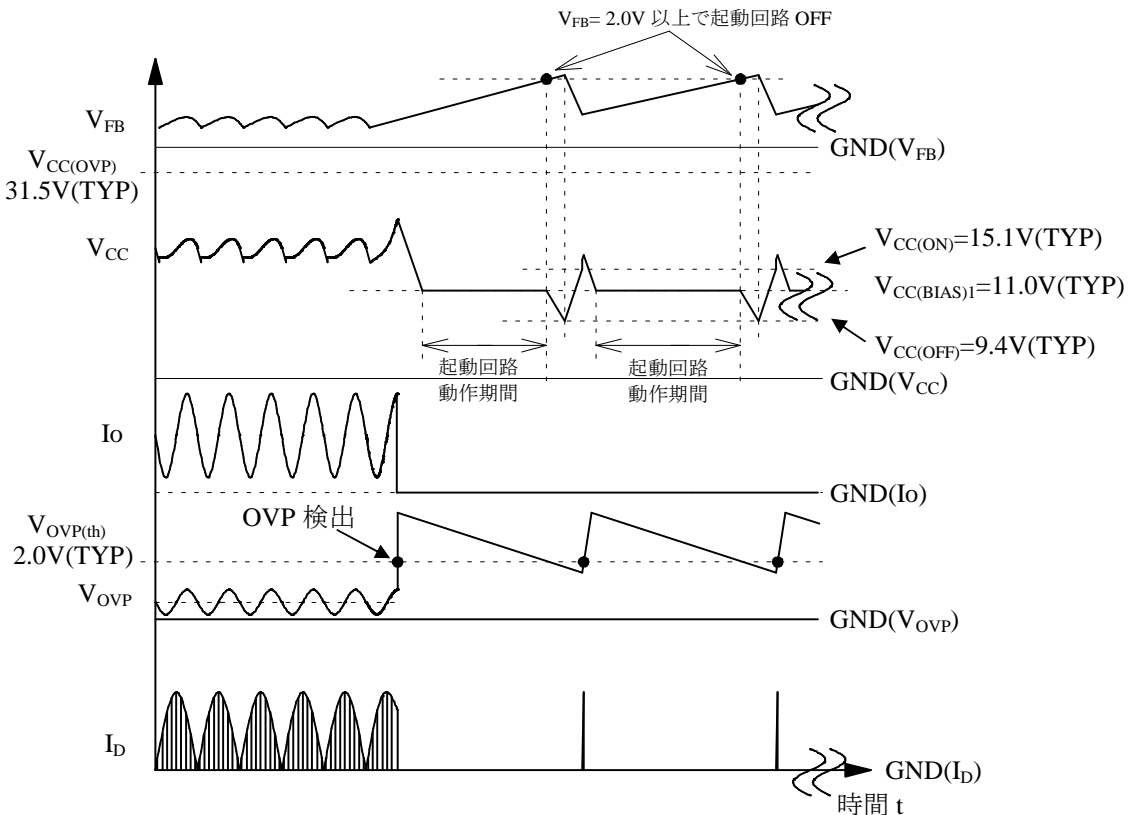


図 7-30 ISENSE 端子 OVP 動作時の各部波形 (LC552XD/LC552XF)

7.7 過負荷保護機能 (OLP)

過負荷保状態(過電流保護動作によりドレイン電流のピーク値が制限されている状態)が、ある一定時間(遅延時間 t_{DLY}) 続くと、スイッチング動作が間欠発振動作し、パワー-MOSFET および 2 次側整流ダイオードなどの部品ストレスを軽減します。

LC551XD (非絶縁用)

LC551XD の COMP 端子周辺回路図を図 7-31 に示し、過負荷保護機能(OLP)が動作したときの各部の波形を図 7-32 に示します。

過負荷状態になると、出力電圧が低下するため、ISENSE 端子電圧が低下します。ISENSE 端子電圧が内部のエラーアンプ基準電圧 $V_{SEN(th)} = 0.30V(TYP)$ まで低下すると、IC 内部の OTA 回路による電流増幅がなくなるため、COMP 端子内部の定電流源で COMP 端子に接続された C6 を充電します。

COMP 端子電圧が OLP しきい電圧 2 $V_{COMP(OLP)2} = 4.5V(TYP)$ に達すると、ON 幅はリーディング・エッジ・ブランキング時間 $t_{BW} = 500ns$ になります。その後、COMP 端子は充電を続け、OLP しきい電圧 1 $V_{COMP(OLP)1} = 5.5V(TYP)$ に達すると発振を完全に止めます。このとき、起動回路を同時に ON し、再起動と停止を繰り返す間欠発振動作を行います。

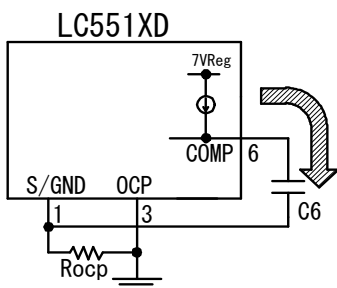


図 7-31 COMP 端子周辺回路図

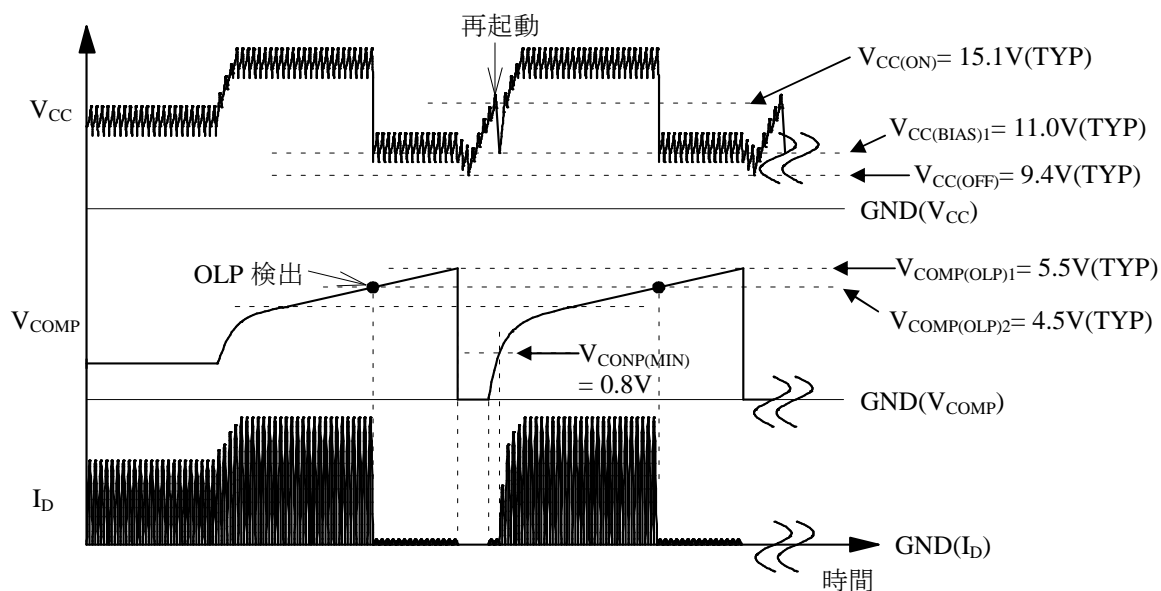


図 7-32 OLP 動作時の各部波形

LC552XD/LC552XF (絶縁用)

LC552XD/LC552XF の FB 端子周辺回路図を図 7-33 に示し、過負荷保護機能 (OLP) が動作したときの各部の波形を図 7-34 に示します。

過負荷状態になると、出力電圧が低下するため、2 次側のエラーアンプがカットオフし、フィードバック電流が流れなくなります。フィードバック電流がなくなると、FB 端子内部の定電流源で COMP 端子に接続された C6 を充電します。

FB 端子電圧が OLP しきい電圧 2 $V_{FB(OLP)2} = 4.5V(TYP)$ に達すると、ON 幅はリーディング・エッジ・ブランキング時間 $t_{BW} = 500ns$ になります。その後、FB 端子は充電を続け、OLP しきい電圧 1 $V_{FB(OLP)1} = 5.5V(TYP)$ に達すると発振を完全に止めます。このとき、起動回路を同時に ON し、再起動と停止を繰り返す間欠発振動作を行います。

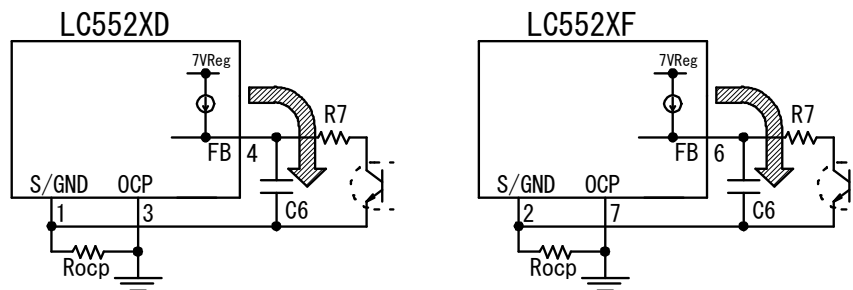


図 7-33 FB 端子周辺回路図

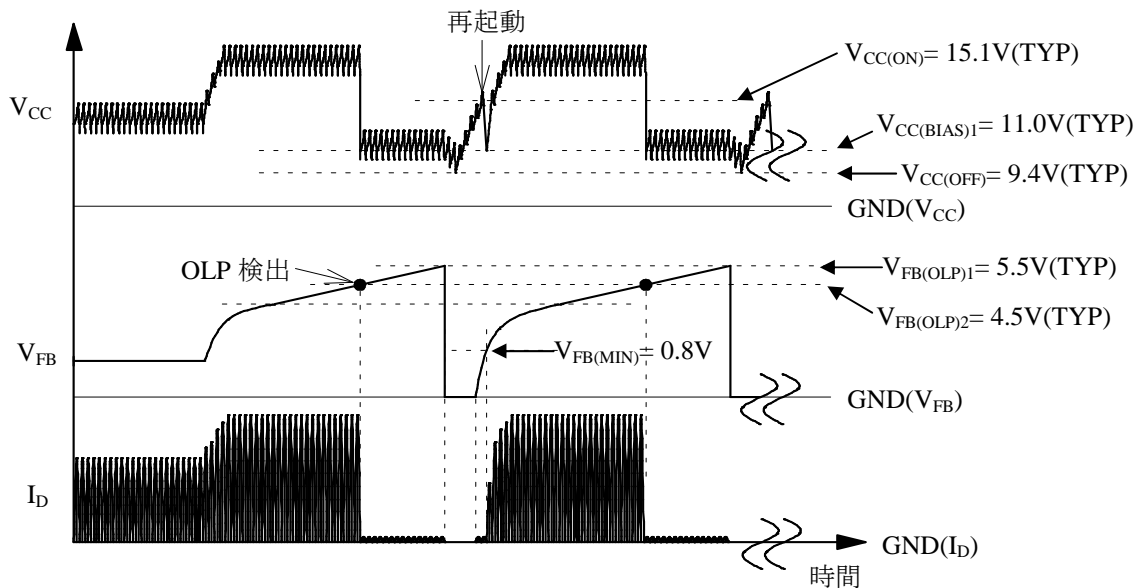


図 7-34 OLP 動作時の各部波形

7.8 過電流保護機能 (OCP)

過電流保護回路 (OCP) は、パワーMOSFET のドレイン電流ピーク値を、パルス・バイ・パルス方式で検出し、電力制限します。

パワーMOSFET のドレイン電流は、S/OCP 端子と GND 端子間の電流検出抵抗 R_{OCP} で検出され、IC 内部の V_{ROCP} 電圧と R_{OCP} 電圧を IC 内部の抵抗で分圧し、IC 内部の検出電圧 V_{ROCP} を作ります。 V_{ROCP} の電圧降下が過電流検出しきい電圧 ($V_{OCP} = -0.60V(TYP)$) に達したときに、パワーMOSFET はターン OFF します。

内部抵抗のバラツキの影響を小さくするために、 R_3 は 100~330Ω 程度に設定します。

C_5 は、温度特性の良いランク品を使用し、100~470pF 程度を目安に容量を設定します。この容量が大きすぎると、OCP の応答が遅くなるため、電源起動時などの過渡状態時のドレイン電流ピークが増える場合があります。

擬似共振コンバータを、AC100V 系~AC230V 系のユニバーサル入力で使用するときには、入力電圧により、ドレイン電流のピーク値が変わるため (入力電圧の高い領域では、ドレイン電流のピーク値が下がります)、入力電圧の高い領域で過電流保護動作点がより過負荷側へシフトし、入力電圧が AC100V 系下限、最大負荷を考慮して調整された過電流保護動作点に対して、AC265V (AC230V 系上限+15%) では、出力電流が伸びます。

入力電圧が AC100V 系~AC230V などのユニバーサル入力仕様の場合、AC100V 系と AC230V 系で過電流保護動作点の差を抑えたい場合、図 7-36 の点線内の D_{X1} 、 D_{ZX1} 、 R_{X1} による入力電圧補正回路を追加します。

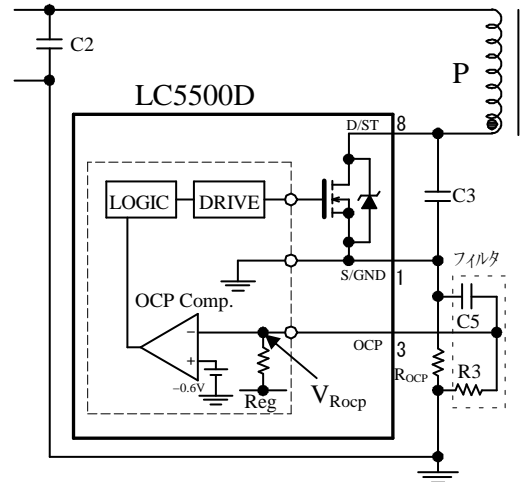


図 7-35 マイナス検出 OCP 回路

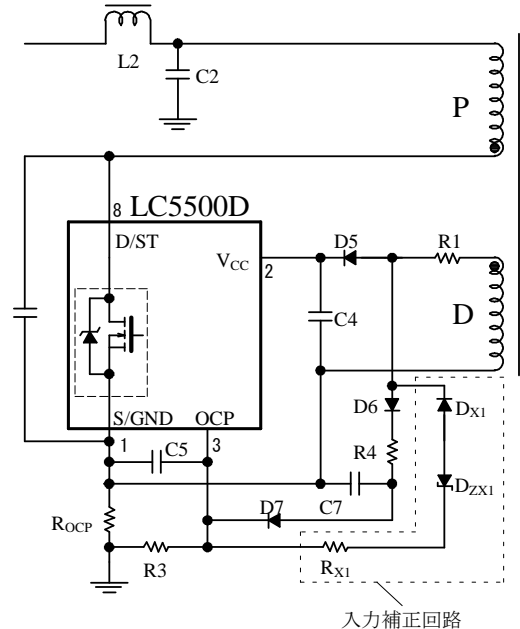


図 7-36 外付け入力補正回路

OCP 端子は電流ピーク検出のため、パワーMOSFET がターン ON する際に発生する急峻なサージ電流により、IC 内部の FB コンパレータや OCP 回路が応答し、パワーMOSFET が OFF する場合があります。

この現象を防ぐため、リーディング・エッジ・ブランキング機能を内蔵し、ターン ON 時のドレイン電流サージに反応しないように、パワーMOSFET が ON した瞬間からブランキング期間を設けています。(※製品によって異なるので、詳細は製品仕様を参照願います。LC5513D の場合、リーディング・エッジ・ブランキング時間は、 $t_{ON(LEB)} = 500ns(TYP)$ です。)

ターン ON 時のドレイン電流サージ幅は、図 7-37 のように、 t_{BW} 以下になるように、調整します。

ドレイン電流サージが大きい場合は、ターン ON タイミングを V_{DS} ボトムポイントへ合わせたり、電圧共振コンデンサ C_V 容量や 2 次側スナバ回路のコンデンサ容量を下げ、ターン ON 時のサージ電圧を下げるなどの調整が必要です。

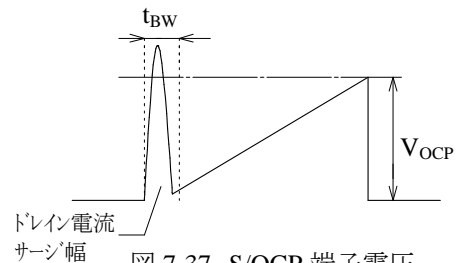


図 7-37 S/OCP 端子電圧 (ドレイン電流)

7.8.1 過電流入力補正機能

図 7-38 に過電流入力補正回路を示します。また、図 7-39 に AC150V から入力補正時の OCP 端子波形を示します。

LC5500 シリーズは、過電流入力補正機能により、入力電圧に応じて過電流検出しきい電圧値 (V_{OCP}) を補正できます。

図 7-40 のように、補助巻線 D のフォワード電圧 E_{fw1} が入力電圧に比例するため、 E_{fw1} は D_{ZX1} (入力補正開始電圧の設定用) を介して、 R_{X1} と $R3$ で制限される電流により、図 7-39 のように、 E_{fw1} に応じて入力補正後の V_{OCP} を下げ、過電流の入力補正を行います。

D_{ZX1} は、ツェナーダイオード (ツェナー電圧) を示します。 D_{ZX1} は、入力電圧仕様やトランス仕様に応じて、6.8V~30V で選定、 $R3$ はフィルタ回路の働きがあり、100~330Ω の範囲を使用します。

過電流の入力補正は、入力電圧が低いときの過電流点と入力電圧が高いときの過電流点の差が少なくなるように調整します。なお、入力補正の調整は、全入力電圧範囲で出力電流仕様 I_{OUT} 以上になるように調整します。

OCP 端子電圧は、サージ電圧も含め、AC 入力電圧 MAX で絶対最大定格 (-2.0V~+5.0V) 以内の確認が必要です。

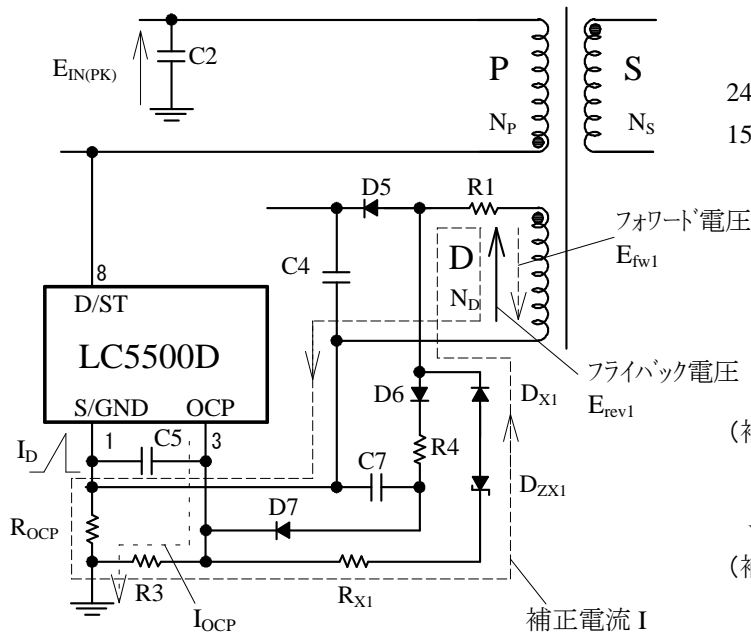


図 7-38 過電流入力補正回路

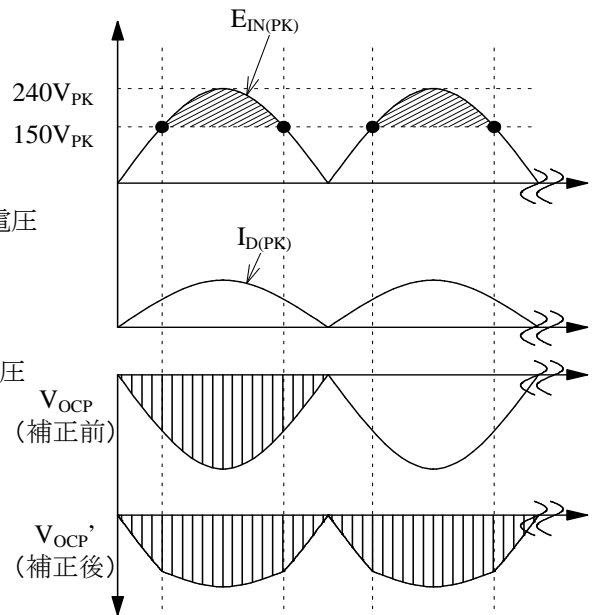


図 7-39 入力補正時の OCP 端子波形 (AC150V_{PK} から補正をかけた場合)

図 7-40 に擬似共振動作時の入力電圧に対する各電圧波形を示します。

A 点の $D_{ZX1} \geq E_{fw1}$ の条件のときは、入力補正回路が動作しないため、 V_{OCP} は過電流検出しきい電圧 (-0.60V(TYP)) になります。B~D 点は、入力電圧を上げ、 E_{fw1} が、 D_{ZX1} の電圧以上になると、補正電流が、図 7-38 の矢印方向に流れ、マイナスバイアスし、過電流動作を生じやすくして、過電流動作点のバラツキを抑えます。

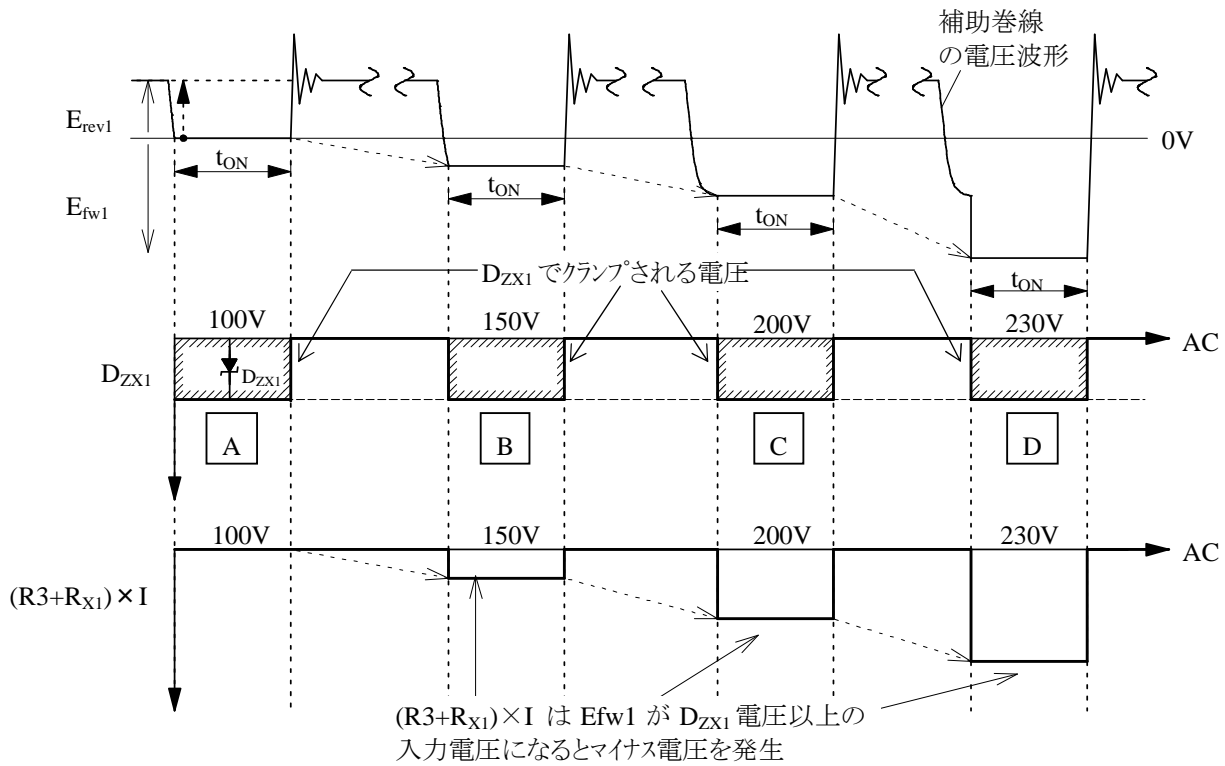


図 7-40 入力電圧に対する各電圧波形(擬似共振動作時)

入力補正回路を接続しない場合は、図 7-41 の上図のように、過電流検出しきい電圧 $V_{ocp} = -0.60V(TYP)$ は、OCP 端子流出電流 I_{ocp} が加わった過電流検出点になります。

$$R_{ocp} \times I_{DP} = V_{ocp} + R3 \times I_{ocp} \text{より、} V_{ocp} = R_{ocp} \times I_{DP} - R3 \times I_{ocp} \quad \text{----- (4)}$$

入力補正回路を接続した場合、図 7-41 の下図のように、過電流検出しきい電圧と入力補正電流 I による $R3$ の電圧降下 $R3 \times I$ と、OCP 端子の流出電流 I_{ocp} による電圧降下 $R3 \times I_{ocp}$ の総和を IC は検出します。

このため、AC 入力ピーク ($E_{IN(PK)}$) で補正電流 I を流すと、図 7-41 の I_{DP}' が過電流点になり、入力 Min と入力 Max 時の過電流点の差を小さくできます。

$$R_{ocp} \times I_{DP}' = V_{ocp} + R3 \times I_{ocp} - R3 \times I \text{より、} V_{ocp} = R_{ocp} \times I_{DP}' - R3 \times (I_{ocp} - I) \quad \text{----- (5)}$$

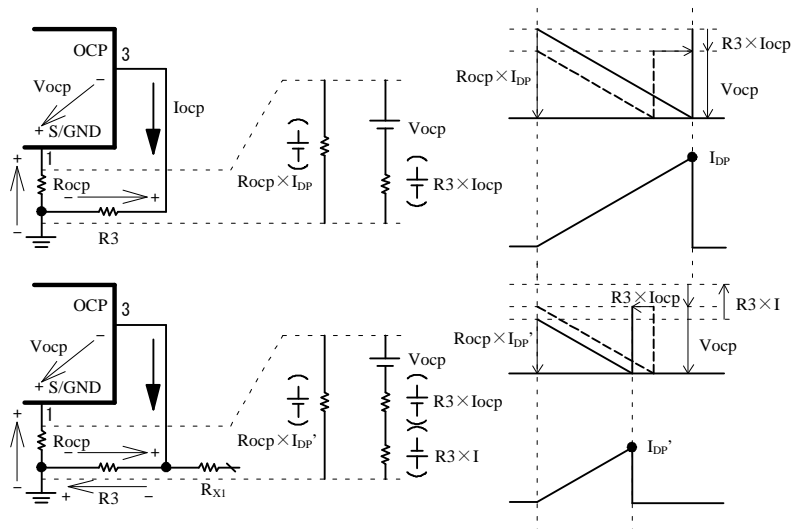


図 7-41 入力補正時の時のドレイン電流補正波形

OCP 端子入力補正回路定数設定

$E_{IN(PK)}$: C2 電圧
 I_{DP} : MOSFET のドレイン電流ピーク
 V_{FX1} : D_{X1} の順方向の電圧降下
 D_{ZX1} : D_{ZX1} のツェナー電圧
 他の回路定数については、図 7-38 参照。

入力補正前の過電流点のドレイン電流ピーク I_{DP} は、図 7-41 から次式(6)になります。

$$\begin{aligned} R_{OCP} \times I_{DP} &= V_{OCP} + R3 \times I_{OCP} \\ \therefore I_{DP} &= \frac{V_{OCP} + R3 \times I_{OCP}}{R_{OCP}} \end{aligned} \quad \text{-----(6)}$$

入力補正後の過電流点のドレイン電流ピーク I_{DP}' は、図 7-41 から次式(7)になります。

$$\begin{aligned} R_{OCP} \times I_{DP}' &= V_{OCP} + R3 \times I_{OCP} - R3 \times I \\ \therefore I_{DP}' &= \frac{V_{OCP} + R3 \times (I_{OCP} - I)}{R_{OCP}} \end{aligned} \quad \text{-----(7)}$$

補正したい電流ピークは、 $I_{DP} - I_{DP}' = 2.0A - 1.5A = 0.5A$ と、(6)、(7)より入力補正回路の補正電流 I は、次式(8)になります。

$$\begin{aligned} I_{DP} - I_{DP}' &= \frac{V_{OCP} + R3 \times I_{OCP}}{R_{OCP}} - \frac{V_{OCP} + R3 \times (I_{OCP} - I)}{R_{OCP}} \\ \therefore I_{DP} - I_{DP}' &= \frac{R3}{R_{OCP}} \times I \end{aligned} \quad \text{-----(8)}$$

次に、 R_{X1} は、AC 入力電圧 $MAX(E_{IN(MAX)})$ 時に補正電流 I を流せるように設定するので、次式(9)になります。

$$\begin{aligned} I &= \frac{E_{fw1} - D_{ZX1} - V_{FX1}}{R_{X1} + R3 + R_{OCP}} \\ R_{X1} &= \frac{E_{fw1} - D_{ZX1} - V_{FX1}}{I} \\ (\because R3, R_{OCP}) &\ll R_{X1} \\ R_{X1} &= \frac{\frac{N_D \times E_{IN(MAX)}}{N_P} - (D_{ZX1} + V_{FX1})}{I} \end{aligned} \quad \text{-----(9)}$$

● 入力補正回路定数の設定例

ワイド入力電圧仕様、入力電圧 $V_{IN(AC)}$ が AC150V で入力補正が効き始めるように設定する場合参考例として、
 トランスの巻数を、1 次側 $N_p = 40T$ 、補助巻線 $N_D = 5T$ 、
 $V_{IN(AC)} = MIN$ 時、 $I_{DP} = 2.0A$ とし、 $V_{IN(AC)} = Max$ 時、 $I_{DP}' = 1.5A$ 、
 $R_{OCP} = 1.0\Omega$ 、 $R3 = 220\Omega$ とします。
 D_{X1} の順方向電圧降下は $0.7V$ とします。
 AC150V 時の E_{fw1} は次式(10)より求め、 D_{ZX1} を設定します。

$$E_{fw1} = \frac{N_D}{N_P} \times V_{IN(AC)} \times \sqrt{2} = \frac{5}{40} \times 150\sqrt{2} = 26.5V \quad \text{-----(10)}$$

よって、 $D_{ZX1} = 27V$ を使用する。また、補正量 I は、式(8)から、

$$\begin{aligned} \therefore I_{DP} - I_{DP}' &= \frac{R3}{R_{OCP}} \times I \\ \therefore I &= \frac{1.0}{220} \times 0.5 = 2.27mA \end{aligned}$$

R_{X1} は、 $V_{IN(AC)} = \text{Max}$ 時の E_{fw1} と式(9)から、次のように求めます。

$$\begin{aligned} R_{X1} &= \frac{E_{fw1} - D_{ZX1} - V_{FX1}}{I} \\ R_{X1} &= \frac{\frac{5}{40} \times 264\sqrt{2} - 27 - 0.7}{2.27mA} \\ R_{X1} &= 8.35k\Omega \end{aligned}$$

よって、 $R_{X1} = 8.2k\Omega$ になります。

実働に際しては、設定した定数で出力電力が取得できるかどうか確認します。

7.9 過熱保護回路 (TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 135^\circ\text{C}(\text{MIN})$ 以上に達すると、ラッチモードでスイッチング動作を停止します。

7.10 最大 ON 時間制限機能

低入力電圧時や電源 ON / OFF 時などの過渡状態では、パワー-MOSFET の ON 時間を、最大 ON 時間 $t_{ON(\text{MAX})} = 40\mu\text{s}(\text{TYP})$ で制限し(図 7-42 参照)、スイッチング周波数下限を制限して、電源 ON / OFF 時のトランスの音鳴りを抑制します。

パワー-MOSFET の ON 時間は、電源設計時に、入力電圧下限、負荷最大の条件で、最大 ON 時間以下の確認が必要です。入力電圧下限、負荷最大時に最大 ON 時間以上になるトランスを使用した場合、パワー-MOSFET の ON 時間は最大 ON 時間で制限されるため、入力電圧下限で出力電力が取り出せないためトランスの再設計が必要です(トランスのインダクタンス L_p を下げてスイッチング周波数を上げたり、1 次と 2 次の巻数比 N_p/N_s を小さくして Duty を小さくするなど)。

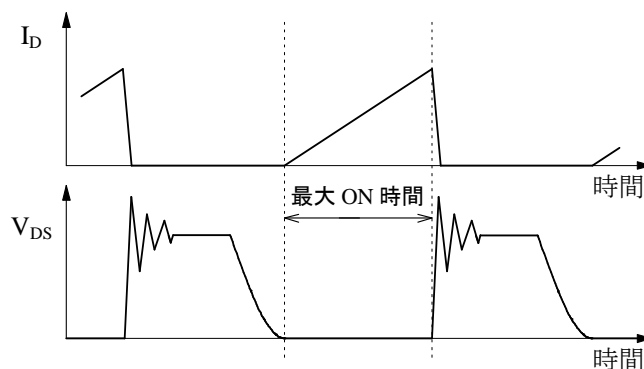


図 7-42 最大 ON 時間の確認

8. 設計上の注意点

8.1 外付け部品

各部品は使用条件に適合したものを使用します。

- 出力の平滑用電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜、余裕を設けます。また、スイッチング電源用の High-Ripple タイプ、低インピーダンスタイプの部品を使用します。
- トランス類は銅損・鉄損による温度上昇に対し、適宜、余裕を設けます。
- 電流検出用抵抗 R_{OCP} は、高周波スイッチング電流が流れるので、内部インダクタンスの大きなものを使用すると、誤動作の原因になります。内部インダクタンスが小さく、かつ、サージ耐量の大きなものを使用します。

8.2 トランス設計

トランスの設計は、基本的に RCC 方式 (Ringing Choke Converter: 自励式フライバックコンバータ) の電源トランス設計と同じです。

ただし、擬似共振動作により、ターン ON が遅延された分、Duty が変化するため、Duty の補正が必要です。

LC5500 シリーズのパワー-MOSFET の耐圧が 650V 品です。フライバック電圧 E_f から ON Duty 設定し、使用する周波数 f_o を選定してから、式(11)の L_p を求めます。

なお、フライバック電圧 E_f の選定は、

サージ電圧も考慮し、ユニバーサル入力仕様の場合、 $E_f=100\sim150V$ 程度を目安に設定します。

$$L_p = \frac{(E_{INPK(MIN)} \times D_{ON})^2}{\left(\sqrt{\frac{2 \times P_o \times f_o}{\eta_1}} + E_{INPK(MIN)} \times \pi \times f_o \times D_{ON} \times \sqrt{C_v} \right)^2} \quad \text{----- (11)}$$

L_p は下記の条件で算出します。

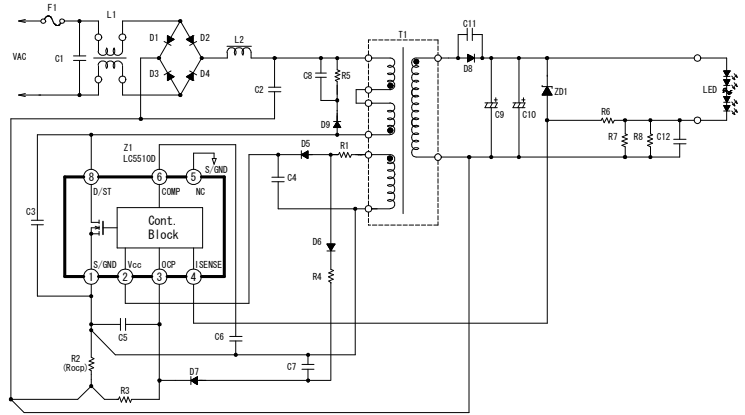
- $V_{IN(AC)}$: 入力実効電圧 (= $V_{IN(RMS)}$)
- P_o : 最大出力電力 (= $E_o \times I_o$)
- E_o : 出力電圧
- I_o : 最大出力負荷電流
- f_o : 最低発振周波数 50~150kHz
- η_1 : 電源効率=80~90%
- η_2 : ピーク電圧減衰率 ≈ 0.9
- C_v : 電圧共振コンデンサ=47~470pF (=C3)

$$D_{ON}: V_{IN(AC)MIN} \text{ 時の ON Duty} \Rightarrow D_{ON} = \frac{E_f}{E_{INPK(MIN)} + E_f}$$

$$E_{INPK(MIN)}: V_{IN(AC)MIN} \text{ 時の C2 間ピーク電圧} \Rightarrow E_{INPK(MIN)} = \sqrt{2} \times V_{IN(AC)MIN} \times \eta_2$$

$$E_f: \text{フライバック電圧} \Rightarrow E_f = \frac{N_p}{N_s} \times (E_o + V_f)$$

$$V_f: D8 \text{ の順方向電圧降下} \approx 0.7V$$



また、ドレイン電流ピーク I_{DP} などの各パラメータは以下の式により算出されます。

$$\text{入力実効電圧: } I_{IN(RMS)} = \frac{P_o}{\eta_I \times V_{IN(RMS)}} \quad \text{----- (12)}$$

$$\text{最大平均入力電流: } I_{INPK(AVE)} = \frac{\sqrt{2} \times P_o}{\eta_I \times V_{IN(RMS)}} \quad \text{----- (13)}$$

$$\text{ドレイン電流ピーク: } I_{LPK} (= I_{DP}) = \frac{2}{D_{ON}} \times I_{INPK(AVE)} \quad \text{----- (14)}$$

$$\text{部分共振期間: } t_{ONDLY} = \pi \sqrt{L_P \times C_V} \quad \text{----- (15)}$$

$$\text{補正後の最大 ON Duty: } D_{ON}' = (1 - f_o \times t_{ONDLY}) \times D_{ON} \quad \text{----- (16)}$$

$$\text{補正後のスイッチング電流ピーク: } I_{LPK}' (= I_{DP}') = \frac{2}{D_{ON}'} \times I_{INPK(AVE)} \quad \text{----- (17)}$$

トランスフェライトコアの AL-Value 値は、一次巻線 N_P とドレイン電流 I_{DP} から求まる NI-Limit (AT) の値を考慮し、磁気飽和を生じない AL-Value 値を選定します。算出された NI-Limit 値 ($= I_{LPK}' \times N_P$) は、常に図 8-1 の NI-Limit vs. AL-Value 特性曲線内 (斜線) にあることが必要です。また、NI-Limit vs. AL-Value の関係を満足するフェライトコアを選ぶときは、温度などのバラツキに対する設計マージンを考慮して、算出した NI-Limit 値がコアデータ上 NI-Limit に対して、30%程度低くなるように設定することを推奨します。

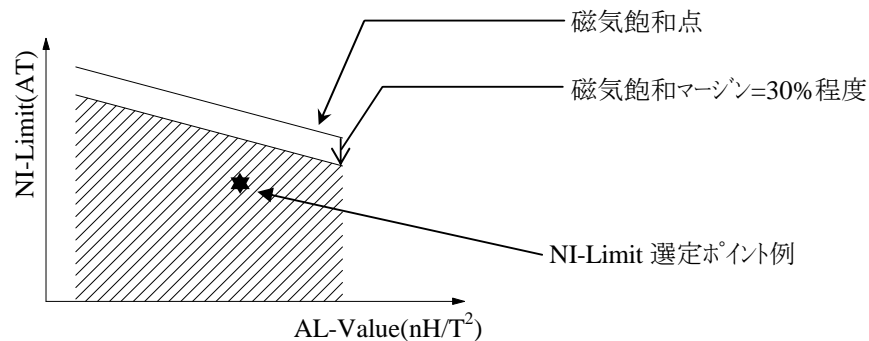


図 8-1 コアの NI-Limit vs. AL-Value 特性例

よって、NI-Limit は以下の式から飽和マージンを考慮した値で設定し、1 次線 N_P 、2 巻線 N_S 、 V_{CC} 補助巻線 N_D は次式(18)~(21)から求めます。

$$NI - Limit = N_P \times I_{LPK}' (130\%) \quad \text{----- (18)}$$

$$N_P = \sqrt{\frac{L_P}{AL - Value}} \quad \text{----- (19)}$$

$$N_S = \frac{V_o + V_F}{E_f} \times N_P \quad \text{----- (20)}$$

$$N_D = \frac{V_{CC}}{V_o + V_F} \times N_S \quad \text{----- (21)}$$

トランスの巻線設計考慮点

スイッチング電流には高周波成分が含まれ、表皮効果が影響する場合があります。このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が $3\sim 4\text{A/mm}^2$ 前後を目安に選定します。なお、表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、下記を検討します。

- 巻線の本数を増やす
- リッツ線を使用する
- 線径を太くする

8.3 パターン設計

パターン配線および実装条件によって、誤動作・ノイズ・損失などに大きな影響が現れるので、配線の引回し、部品配置には十分な注意が必要です。

一般的に、図 8-2 のように高周波電流がループを作る部分は、ラインパターンを“太く”、部品間の配線を“短く”、ループ内面積が極力小さくなるようにし、ラインインピーダンスを下げたパターン設計を行います。

また、アースラインは輻射ノイズにも大きな影響があるので、極力“太く”、“短く”配線します。

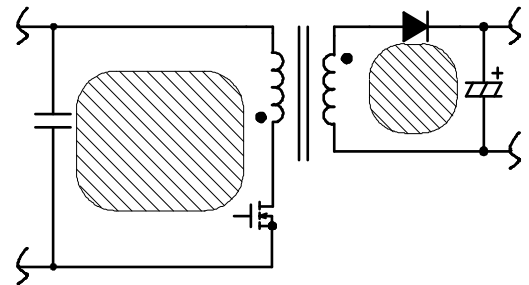


図 8-2 高周波ループ
(斜線部分)

スイッチング電源は、高周波、高電圧の電流経路が存在するので、安全規格面を考慮した部品配置、パターン距離が必要です。なお、パワーMOSFET の ON 抵抗 $R_{DS(ON)}$ は、正の温度係数のため、熱設計に注意します。

LC551XD の IC 周辺回路の接続例を、図 8-3 に示し、LC552XD の IC 周辺回路図の接続例を図 8-4 に示し、LC552XF の IC 周辺回路図の接続例を図 8-5 に示します。

- (1) S/OCP 端子回り (S/GND 端子~ R_{OCP} ~C2~T1 (P 巻線)~D/ST 端子)

このパターンは、スイッチング電流が流れる主回路パターンのため、極力、太く、短く配線します。

IC と入力電解コンデンサ C2 との距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスまたは IC の近くに、フィルムコンデンサ (0.1 μF 程度 / 印加電圧に適した耐圧品) を追加します。

- (2) GND 端子回り (S/GND 端子~C4 (-側)~T1 (D 巻線)~R1~D5~C4 (+側)~ V_{CC} 端子)

このパターンも、極力、太く、短く配線します。

IC と電解コンデンサ C4 との距離が離れている場合は、 V_{CC} 端子と S/GND 端子の近くにフィルムコンデンサ (0.1 μF ~1.0 μF 程度 / 50V) を追加します。

- (3) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/OCP 端子の近くに配置します。

共通インピーダンスやスイッチング電流が制御回路へ影響を与えることを避けるため、主回路系と制御系グラウンドは R_{OCP} 近傍で接続します(図 8-3、図 8-4 の A 点)。

2 次側整流パターン接続例を、図 8-3、図 8-4 に示します。

- (1) 2 次側整流平滑回路 (T1 (S 巻線)~D8~C10)

このパターンは、極力、太く、短く配線します。

整流パターンが細く、長い場合、パターンに寄生するリーケージインダクタンス成分が増加し、パワーMOSFET のターン OFF 時のサージ電圧が増加します。

2 次側整流パターンを考慮したパターン設計は、パワーMOSFET の耐圧マージンを広くとれる、およびクランプスナバ回路へのストレスや損失の軽減が可能です。

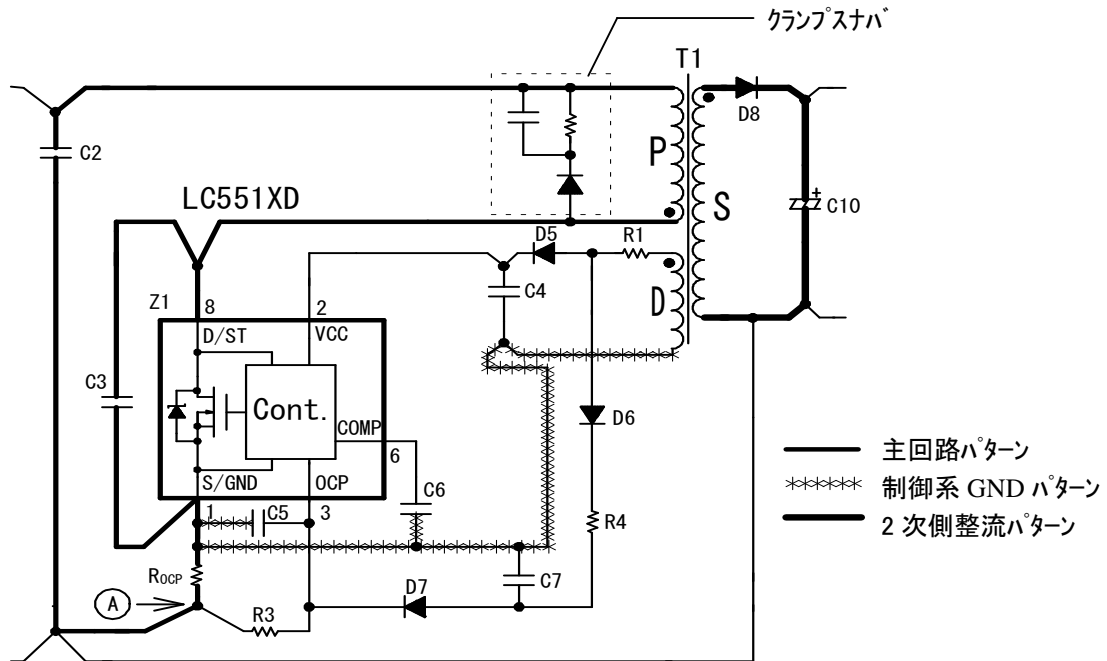


図 8-3 LC551XD (非絶縁用) 周辺回路の接続例

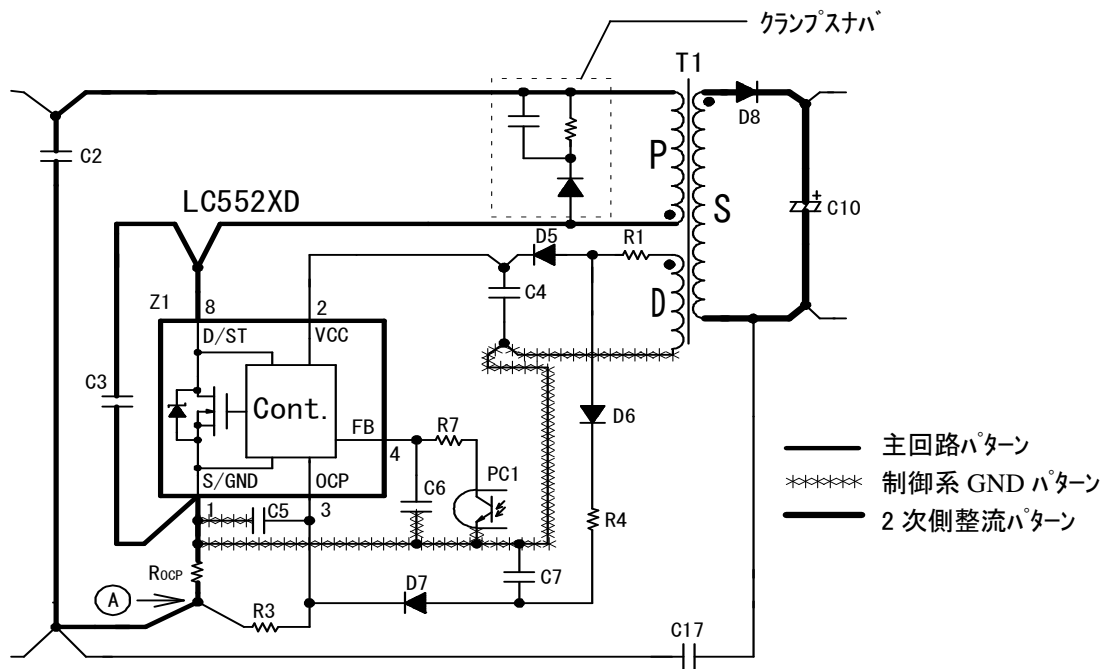


図 8-4 LC552XD (絶縁用) 周辺回路の接続例

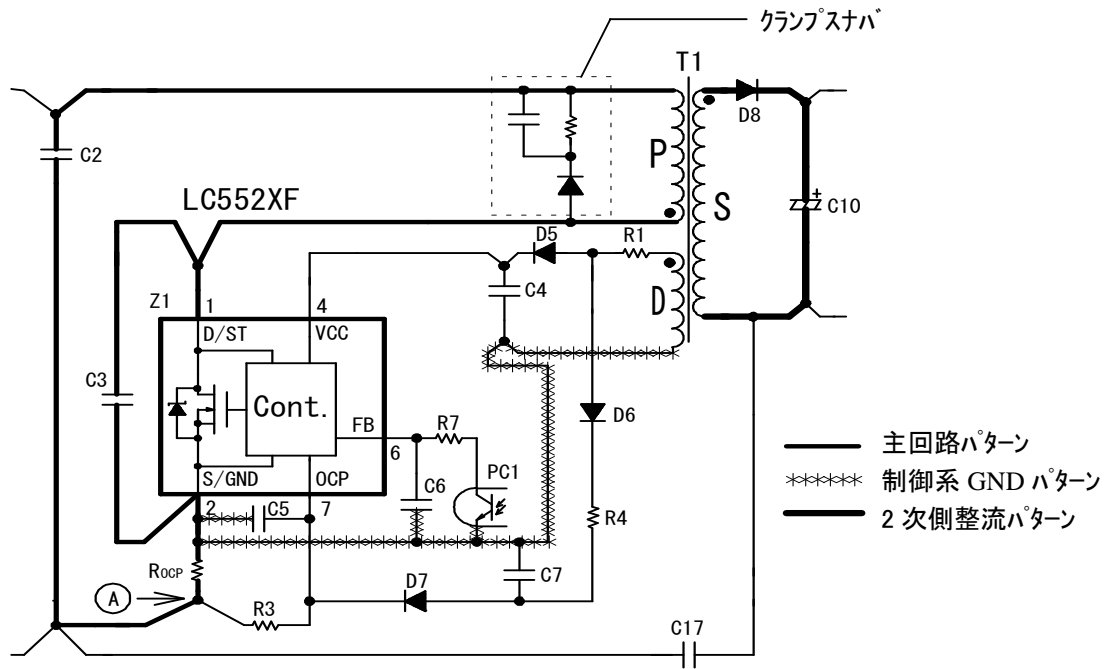


図 8-5 LC552XF (絶縁用) 周辺回路の接続例