

原寸大

## 8bitリアルタイムクロックモジュール

## RTC-65271

- 水晶振動子内蔵で無調整、高精度
- ATコンパクト・コンピュータ対応
- 電池交換可能な電池ホルダ搭載
- 電源切替回路内蔵によりRTC・拡張RAM共に自動バックアップ可能
- うるう年自動判別・サマータイム選択機能
- 拡張4kbyteのS-DRAM内蔵
  - ・ページレジスタ 1 byte
  - ・32byte×128page
- ノンマルチプレクス・バスの採用によりCPUバスに直結可能
- 電池 (BR1225) はオプション対応も可能 (別梱包)

## ■仕様 (特性)

## 絶対最大定格

項目	記号	条件	Min.	Max.	単位
電源電圧	V <sub>DD</sub>	V <sub>DD</sub> -GND	-0.3	+7.0	V
入力電圧	V <sub>IN</sub>	入力端子		V <sub>DD</sub> +0.3	
保存温度	T <sub>STG</sub>	単品での保存	-40	+85	°C
ハンダ付け条件	T <sub>SOL</sub>	リード部	260°C以下×10秒以内×2回以下 (パッケージ温度は150°C)		

## 動作条件

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	V <sub>DD</sub>	—	4.75	5.0	5.5	V
動作温度	T <sub>OPR</sub>	—	-10	—	+70	°C

## 周波数特性

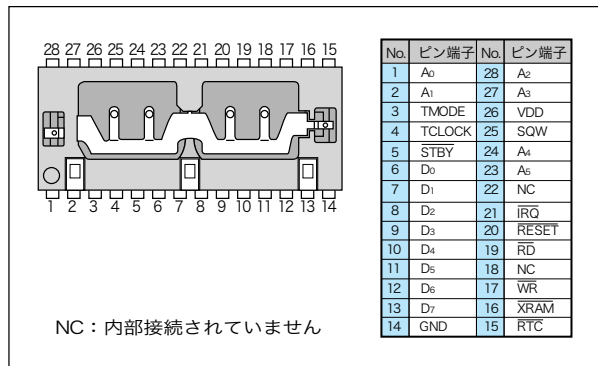
項目	記号	条件	Max.	単位
周波数精度	Δf <sub>0</sub>	T <sub>a</sub> =25°C, V <sub>DD</sub> =5V	5±20	ppm
周波数温度特性		T <sub>a</sub> =-10~70°C, V <sub>DD</sub> =5V 25°C基準	+10 -120	
周波数電圧特性	f <sub>v</sub>	T <sub>a</sub> =一定, V <sub>DD</sub> =3V 5V基準	±5	ppm/V
エージング	f <sub>a</sub>	T <sub>a</sub> =25°C, V <sub>DD</sub> =5V, 初年度	±5	ppm/年

## 電気的特性

(V<sub>DD</sub>=5V±10%, T<sub>a</sub>=-10~+70°C)

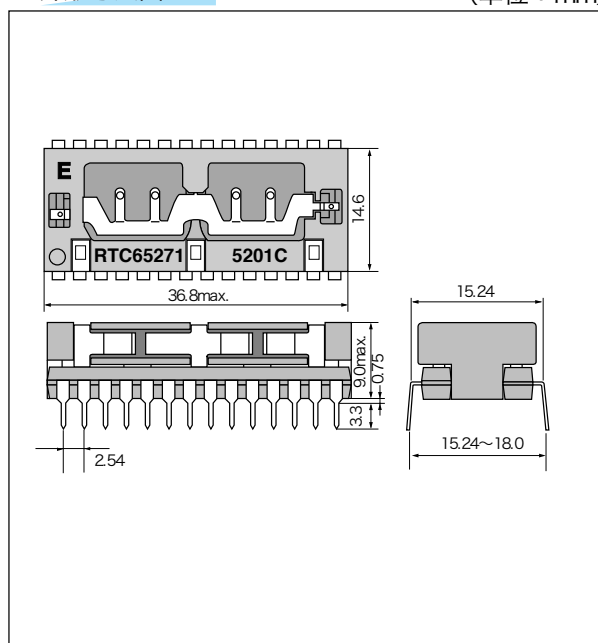
項目	記号	条件	Min.	Typ.	Max.	単位
入力電圧	V <sub>IH</sub>	—	2.2	—	V <sub>DD</sub> +0.3	V
	V <sub>IL</sub>		-0.3		0.8	
入力漏れ電流	I <sub>I</sub>	RESET, RD, WR, RTC, XRAM, D <sub>0</sub> ~D <sub>7</sub> , A <sub>0</sub> ~A <sub>5</sub>	—	—	±1	μA
出力電圧	V <sub>OH</sub>	V <sub>DD</sub> =5V, I <sub>LOAD</sub> =-4mA	2.4	—	—	V
	V <sub>OL</sub>	V <sub>DD</sub> =5V, I <sub>LOAD</sub> =4mA	—	—	0.4	
電源消費電流	I <sub>DD</sub>	無負荷時	—	—	15	mA
バッテリーバックアップ時電流	I <sub>BAT</sub>	T <sub>a</sub> =25°C	—	0.5	1.0	μA
スタンバイ時電流	I <sub>STBY</sub>	STBY=GND	—	—	2	

## ■端子接続図



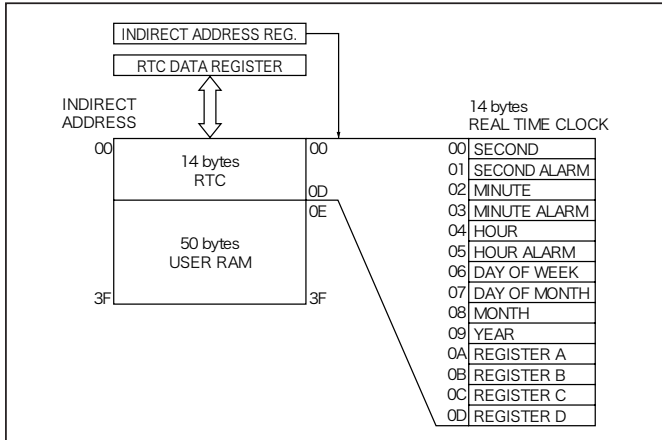
## ■外形寸法図

(単位: mm)

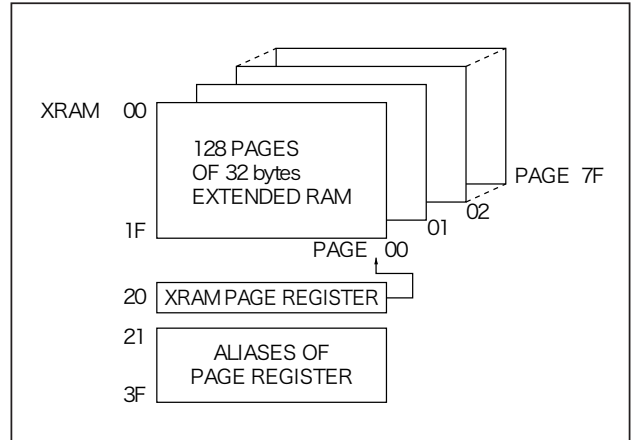


■ アドレスマップ

RTC部アドレスマップ



拡張RAMアドレスマップ

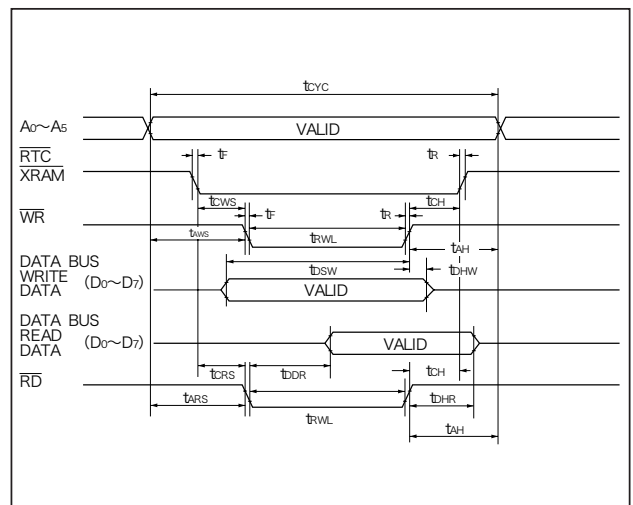


■ バスタイミング

(V<sub>DD</sub>=5V±10%、GND=0V、T<sub>a</sub>=-10~+70°C)

項目	記号	Min.	Max.	単位
サイクル時間	t <sub>CYC</sub>	395	DC	ns
パルス幅RD/WRの“L”区間	t <sub>RWL</sub>	325	—	
信号立ち上がり/立ち下がり時間CS,RD,WR	t <sub>r</sub> , t <sub>f</sub>	—	30	
アドレス保持時間	t <sub>AH</sub>	20	—	
RD前のアドレスセットアップ時間	t <sub>ARS</sub>	50	—	
WR前のアドレスセットアップ時間	t <sub>AWS</sub>	0	—	
RD前のチップセレクトセットアップ時間	t <sub>CRS</sub>	50	—	
WR前のチップセレクトセットアップ時間	t <sub>CWS</sub>	0	—	
RD,WR後のチップセレクトホールド時間	t <sub>CH</sub>	20	—	
リードデータ保持時間	t <sub>DHR</sub>	10	100	
ライトデータ保持時間	t <sub>DHW</sub>	0	—	
RDからの出力データ遅延時間	t <sub>DDR</sub>	20	240	
ライトデータセットアップ時間	t <sub>DSW</sub>	200	—	

■ タイミングチャート



■ 回路構成図

